

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-101666
(43)Date of publication of application : 16.04.1996

(51)Int.Cl. G09G 3/32
G09G 3/20

(21)Application number : 06-261343
(22)Date of filing : 30.09.1994

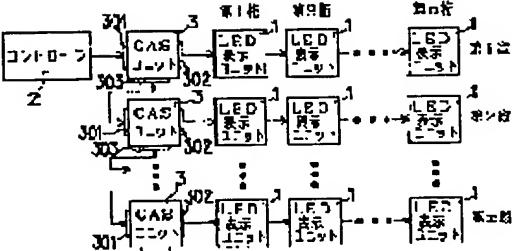
(71)Applicant : TAKIRON CO LTD
(72)Inventor : TAGUCHI AKIRA
KAN TAIRA

(54) DATA DISTRIBUTER OF DOT MATRIX LED DISPLAY DEVICE

(57)Abstract:

PURPOSE: To facilitate sending control of a display data signal by arranging LED display units in plural figures and plural stages, constituting a large screen LED display device and sending the display data signal similarly to the case where a single large screen LED display unit is used without rearranging it.

CONSTITUTION: The display data signal, etc., sent from a second output terminal 303 of a CAS unit 3 of the first stage is inputted to the input terminal 301 of the CAS unit 3 of the second stage, and also after the second output terminal 303 of the CAS unit 3 of the second stage, the display signal is inputted to the input terminal 301 of the CAS unit 3 of the m-th stage finally. Further, the display data signals, etc., sent from the first output terminals 302 of the CAS units of respective stages are inputted to the LED display units of first figures of respective stages. When the CAS units 3 are used, the display data signals, etc., are sent similarly to the case where only one unit of the large screen LED display unit is used.



LEGAL STATUS

[Date of request for examination] 09.08.1999

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than
the examiner's decision of rejection or
application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim]

[Claim 1] While the indicative-data signal sent serially is delivered to Light Emitting Diode display unit of a consecutiveness digit one by one In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which the predetermined number of bits of this indicative-data signal is matched [units] one by one, and display it on each line of the display of an own dot-matrix formula in the card row It is the data distributor which distributes an indicative data to Light Emitting Diode display unit by which was prepared in each card row of this Light Emitting Diode display, and cascade connection was carried out to two or more figures in each card row. An input means to input the indicative-data signal sent from the data distributor of an external device or a high order card row, A 1st output means to deliver the indicative-data signal which the input means inputted to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal which the input means inputted to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row, A completion detection means of sending out to detect that the indicative-data signal which the 1st output means delivered and Light Emitting Diode display unit of the concerned card row received reached a part for a predetermined line count, If it detects that the completion detection means of sending out reached the predetermined line count, sending out of the indicative-data signal by the 1st output means will be stopped. Or while the reception of this indicative-data signal by Light Emitting Diode display unit of the concerned card row is stopped, sending out of the indicative-data signal by the 2nd output means is made to start. Or an output change means to make the data distributor of a low order card row, or the reception of this indicative-data signal by Light Emitting Diode display unit of a low order card row start, Sending out of the indicative-data signal by the 1st output means is made to start according to the reset signal sent from the data distributor of an external device or a high order card row. Or while the reception of this indicative-data signal by Light Emitting Diode display unit of the concerned card row is made to start, sending out of the indicative-data signal by the 2nd output means is stopped. Or the data distributor of Light Emitting Diode display unit characterized by having an output initialization means to stop the data distributor of a low order card row, or the reception of this indicative-data signal by Light Emitting Diode display unit of a low order card row.

[Claim 2] Since the indicative-data signal sent serially is shifted on a shift register one by one according to a shift clock signal, while it delivers to Light Emitting Diode display unit of a consecutiveness digit The indicative-data signal on this shift register is made to latch to a latch circuit parallel according to a latch signal. Moreover, match the indicative-data signal latched whenever this latch circuit was latched one by one, and it is suitably displayed on each line of the display of a dot-matrix formula. If it detects that the indicative-data signal was latched to this latch circuit several minute of place Sadayuki, the completion signal of transmitting will be outputted. In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which return the line of the display which next matches an indicative-data signal according to a reset signal to the first line in the card row An input means to input the indicative-data signal and shift clock signal which are sent

from the data distributor of an external device or a high order card row, a latch signal, and a reset signal, A 1st output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row, If the completion signal of transmitting is received through a completion signal input means of transmitting to input the completion signal of transmitting which Light Emitting Diode display unit of the concerned card row outputs, and the completion signal input means of transmitting, while sending out of the latch signal by the 1st output means will be stopped While sending out of the latch signal by the 1st output means is made to start according to the reset signal which an output change means to make sending out of the latch signal by the 2nd output means start, and the input means inputted The data distributor of the dot-matrix type Light Emitting Diode display characterized by having an output initialization means to stop sending out of the latch signal by the 2nd output means.

[Claim 3] Since the indicative-data signal sent serially is shifted on a shift register one by one according to a shift clock signal, while it delivers to Light Emitting Diode display unit of a consecutiveness digit The indicative-data signal on this shift register is made to latch to a latch circuit parallel according to a latch signal. Moreover, match the indicative-data signal latched whenever this latch circuit was latched one by one, and it is suitably displayed on each line of the display of a dot-matrix formula. In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which return the line of the display which next matches an indicative-data signal according to a reset signal to the first line in the card row An input means to input the indicative-data signal and shift clock signal which are sent from the data distributor of an external device or a high order card row, a latch signal, and a reset signal, A 1st output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row, the latch which carries out counting of the number of times of a latch of the latch signal which the 1st output means delivered -- counting -- a means and a latch -- counting, while sending out of the latch signal by the 1st output means will be stopped, if counting of a means reaches a predetermined number While sending out of the latch signal by the 1st output means is made to start according to the reset signal which an output change means to make sending out of the latch signal by the 2nd output means start, and the input means inputted The data distributor of the dot-matrix type Light Emitting Diode display characterized by having an output initialization means to stop sending out of the latch signal by the 2nd output means.

[Translation done.]

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed description]

[0001]

[Field of the Invention] this invention relates to the data distributor which distributes an indicative-data signal to Light Emitting Diode display unit of each card row in the dot-matrix type Light Emitting Diode display constituted in a card row, combining Light Emitting Diode display unit of a dot-matrix formula two or more figures. [two or more]

[0002]

[Prior art] The fundamental example of a configuration of Light Emitting Diode display unit 1 of a dot-matrix formula which used Light Emitting Diode ([Light Emitting Diode] light emitting diode) for drawing 7 is shown.

[0003] This Light Emitting Diode display unit 1 is equipped with the Light Emitting Diode panel 101 which arranged Light Emitting Diode 101a in the shape of [of 16x16 dots (256 dots)] a dot matrix, and constituted Light Emitting Diode lighting circuit as shown in drawing 8 . Moreover, this Light Emitting Diode display unit 1 has the shift register 102 which performs a 16-bit shift operation, and the latch circuit 103 which latches the 16-bit parallel output of this shift register 102. And the 16-bit output of a latch circuit 103 is sent to RAM104.

[0004] RAM104 is constituted by SRAM [Static Random Access Memory] which has the storage capacity more than 3x16 word (single-word =16 bit). And the address is assigned for every single word and it ****s the storage region of this RAM104 on three or more banks to every [equivalent to one screen of the Light Emitting Diode panel 101] 16 word (16x16 bits). This RAM104 is controlled by the RAM controller 105, and R/W of 16 bits [every] data is performed. Namely, by decoding and sending the count output of an internal address counter by the address decoder 106, it can write in the data which are 16 bits which the above-mentioned latch circuit 103 latched one by one, and the RAM controller 105 can memorize them, and can read 16 bits of this memorized data at a time to a data buffer 107, and can output it one by one while it sends the control signal of read/write to RAM104. In addition, this RAM controller 105 operates based on the clock signal generated in the clock signal or the interior which is supplied from the exterior, and not to illustrate.

[0005] The 16-bit data read from above-mentioned RAM104 to the data buffer 107 are sent to the above-mentioned Light Emitting Diode panel 101 through the data driver 109, after adjustment of brightness is performed in the brilliance-control circuit 108. The brilliance-control circuit 108 is a circuit which changes each 16-bit digital data into PWM [Pulse Width Modulation] signal according to a brightness information, respectively. This brightness information is the applied voltage of the semipermanent resistor not to illustrate, the digital data memorized by EEPROM [Electrically Erasable Programmable Read-Only Memory] not to illustrate, and is beforehand set up for every Light Emitting Diode display unit. However, in using EEPROM, adjustment of brightness is individually attained for every Light Emitting Diode of 16x16 dots of the Light Emitting Diode panel 101, and every luminescent color, and it also becomes possible to rewrite this by inputting brightness data from the exterior in the same procedure as the indicative-data signal explained later.

[0006] The above-mentioned RAM controller 105 sends the signal for a count also to the

scanning counter 110 at the same time it reads data from RAM104. The scanning counter 110 scans each line of this Light Emitting Diode panel 101 by decoding a count output by the scanning decoder 111, and sending to the Light Emitting Diode panel 101 through the scanning driver 112.

[0007] Indicative-data signal Data, shift clock signal Clock, latch signal Latch, and reset-signal Reset input into the above-mentioned Light Emitting Diode display unit 1 from the exterior, respectively. Indicative-data signal Data is further delivered outside from the output of this shift register 102 while it is inputted into the above-mentioned shift register 102. Moreover, shift clock signal Clock is outputted outside through a buffer 113 while it is inputted into this shift register 102 as a clock signal. Furthermore, latch signal LatchL is outputted outside through a buffer 114 while it is inputted into the above-mentioned latch circuit 103 and the RAM controller 105. And reset-signal Reset is outputted outside through a buffer 115 while it is similarly inputted into the RAM controller 105.

[0008] By the above-mentioned configuration, a shift register 102 shifts indicative-data signal Data one by one over 16 bits according to shift clock signal Clock. And indicative-data signal Data which overflowed from the output of a shift register 102 by this shift operation will be delivered outside. A latch circuit 103 latches 16-bit indicative-data signal Data which shifts this shift register 102 top according to latch signal Latch. Moreover, while the RAM controller 105 writes indicative-data signal Data which the latch circuit 103 latched in RAM104 and makes it memorize according to latch signal Latch, according to reset-signal Reset, the internal address counter for writing is reset, or it changes the access bank of RAM104. Consequently, every 16 bits equivalent to one line of the Light Emitting Diode panel 101 are memorized by RAM104 one by one, and if storage of indicative-data signal Data for 16 lines which are equivalent to one screen by this is completed, indicative-data signal Data will be changed to the access bank of RAM104, and will repeat the same operation.

[0009] If indicative-data signal Data for one screen is memorized by such operation on one bank of RAM104, the RAM controller 105 will start the display action of indicative-data signal Data on this bank. That is, while indicative-data signal Data of every one line is read from this bank using the internal address counter for read-out, the scanning counter 110 is operated and the Light Emitting Diode panel 101 is made to scan. This display action can be performed in parallel to a write-in operation of indicative-data signal Data for the following one screen. And even if the display for one screen of the Light Emitting Diode panel 101 is completed, when storage of indicative-data signal Data for the following one screen is not completed, indicative-data signal Data of the succeedingly same bank is repeated and displayed. Therefore, this Light Emitting Diode display unit 1 can continue repeating and displaying indicative-data signal Data just before already memorizing, when the input of the case where the transfer rate of indicative-data signal Data is slow, or this indicative-data signal Data stops. And a possibility [like] that indicative-data signal Data of the bank in the middle of a display may be rewritten though the input of indicative-data signal Data precedes some rather than this display action, since three or more banks are established in RAM104 and it is fully generous, and a display may be confused is not produced, either. In addition, this Light Emitting Diode display unit 1 can also display compulsorily indicative-data signal Data memorized by RAM104 to the timing of these synchronizing signals by inputting the horizontal synchronizing signal and vertical synchronizing signal which are not illustrated from the exterior. Moreover, indicative-data signal Data latched by the latch circuit 103, without using such RAM104 can be immediately sent to the Light Emitting Diode panel 101, and it can also constitute so that it may be made to display on real time.

[0010] The above-mentioned Light Emitting Diode display unit 1 carries out cascade connection of the plurality, and uses it. That is, as shown, for example in drawing 9, cascade connection of the n Light Emitting Diode display units 1 is carried out from the 1st figure to the n-th figure, respectively, and indicative-data signal Data etc. is made passing <a thing> on from the controller of the exterior which is not illustrated. In this case, as shown in drawing 10, it is begun to send indicative-data signal Data from the bit B0 corresponding to the dot at the right end of the 1st line in Light Emitting Diode display unit 1 of the n-th figure. Corresponding to the 1st line of Light Emitting Diode display unit 1 of the n-th figure, if this is made into WORD Wn,

next 16-bit indicative-data signal Data from this bit B0 to a bit B15 will send WORD Wn-1 corresponding to the 1st line of Light Emitting Diode display unit 1 of the n-1st figure, and will continue sending it one by one to WORD W1 further. Thus, if it finishes sending all indicative-data signal Datas for the 1st line (16xn bits) of Light Emitting Diode display unit 1 of n figures, latch signal Latch will once be started (it rises, once it brings down immediately before). Then, these indicative-data signal Datas are latched and the Kth bank of RAM104 is made to memorize by the standup of this latch signal Latch in each Light Emitting Diode display unit 1.

[0011] Then, indicative-data signal Data for one screen is memorized on the Kth bank of RAM104 of each Light Emitting Diode display unit 1 by sending indicative-data signal Data of the 2nd line successively, and sending indicative-data signal Data to the 16th line similarly hereafter. Moreover, if it finishes sending indicative-data signal Data for one screen, reset-signal Reset will once be started, and will be written in and a bank will be changed to the K+1st banks. And while RAM104 of each Light Emitting Diode display unit 1 is made to memorize indicative-data signal Data for one new screen by continuing sending indicative-data signal Data similarly after this, indicative-data signal Data for one front screen can be displayed on the Light Emitting Diode panel 101.

[0012] In addition, although it explained the case where monochromatic Light Emitting Diode was displayed with non-gradation for every dot of the Light Emitting Diode panel 101 since the above-mentioned Light Emitting Diode display unit 1 was easy For example, it may be made to make the orange which has arranged red and green Light Emitting Diode for every dot, and combined these in addition to red and green emit light. The luminescent color of further others may be combined, or a gradation display is added to the luminescent color in three primary colors, and it may be made to make a mass-color display perform. In these cases, by inputting into Light Emitting Diode display unit 1 separately, respectively, the indicative-data signals and each of these gradation signals of each luminescent color can be incorporated like the above-mentioned indicative-data signal Data, and can be displayed. Moreover, it is also possible to input these signals serially as one indicative-data signal Data.

[0013] Moreover, although the above-mentioned Light Emitting Diode display unit 1 explained the thing of a 16x16 dots configuration, in a 24x24 dots configuration, a 16x32 dots configuration, etc., the thing of various dot configurations exists. And it is common to make it stick mutually, to arrange a large number in a digit masses card row, using such a Light Emitting Diode display unit 1 in large numbers, to consider as a big screen, or to carry out to consider as two or more screens for every card row etc., and to be used as a desired display screen size and Light Emitting Diode display of a screen configuration.

[0014] Thus, conventionally, when many Light Emitting Diode display units 1 were arranged in the digit masses card row and it was used as Light Emitting Diode display of a big screen, as shown in drawing 11 , all Light Emitting Diode display units 1 were made into a series of cascade connection. That is, in the example of drawing 11 , Light Emitting Diode display unit 1 arranged in the shape of a matrix was made into a series of cascade connection to the controller 2 in n-figure m steps like the case where nxm figure Light Emitting Diode display unit 1 is connected.

[0015] Moreover, as shown in drawing 12 , cascade connection of every n figures of the Light Emitting Diode display units 1 arranged in n-figure m steps was carried out for every card row, and when it constituted so that a controller 2 may distribute and output indicative-data signal Data etc. to Light Emitting Diode display unit 1 of each [these] card row, it was.

[0016]

[Object of the Invention] however, as shown in drawing 11 , in making all Light Emitting Diode display units 1 into a series of cascade connection If a controller 2 must begin to send from x16+1 line indicative-data signal Data first on a screen, the m-th step of the 1st line, i.e., Light Emitting Diode display, of n Light Emitting Diode display units 1, (m-1) and finishes sending even the 1st step Indicative-data signal Data after the 2nd line of each Light Emitting Diode display unit 1 will be sent similarly. for example, in dealing with indicative-data signal Data sent to a display, such as CRT [Cathode-Ray Tube], sequentially from the 1st line of the whole screen There was a problem that a controller 2 needed to replace the sending-out sequence of indicative-data signal Data using a frame memory.

[0017] And signals, such as indicative-data signal Data delivered from a controller 2, will be transmitted in nxm piece Light Emitting Diode display unit 1 by the maximum in this case. Therefore, since the distance of the signal line which indicative-data signal Data etc. passes became long in constituting Light Emitting Diode display unit of a big screen especially using many Light Emitting Diode display units 1, the influence of the noise mixed in the meantime became large, and the problem that a possibility that turbulence may arise was shown in the screen displayed by this noise in Light Emitting Diode display units 1, such as the last card row, had also been produced. Furthermore, in each Light Emitting Diode display unit 1, since a wave deforms whenever shift clock signal Clock etc. passes buffers 113-115, and timing shifted gradually, especially, in Light Emitting Diode display unit 1 of the last card row, the gap of this timing accumulated, the synchronization separated and the problem that there was a possibility that it may become impossible incorporating indicative-data signal Data etc. normally had also been produced.

[0018] Moreover, as shown in drawing 12, when carrying out cascade connection of the Light Emitting Diode display unit 1 for every card row, a controller 2 can send out from indicative-data signal Data of the 1st line on the screen of Light Emitting Diode display, and since Light Emitting Diode display unit 1 to which this indicative-data signal Data etc. is transmitted is also restricted to n pieces by the maximum, the above problems can be avoided. however -- since a controller 2 distributes indicative-data signal Data etc. for every card row in this case -- order -- or it must output to each [these] card row simultaneously, and the problem that a sending-out control of indicative-data signal Data to Light Emitting Diode display unit 1 of each card row will become troublesome arises And if the combination number of stageses of Light Emitting Diode display unit 1 differ, in order to have to change the number of end-connection children of this controller 2 a distribution control of indicative-data signal Data by the controller 2 etc. not only changing, but, the problem that the general-purpose controller 2 which can be used for arbitrary number of stageses could not be created was also produced.

[0019] this invention aims at offering the high data distributor of the versatility which enables it to deal with this like Light Emitting Diode display unit of a single big screen, when using for a digit masses card row as Light Emitting Diode display of a big screen in view of the above-mentioned situation combining many Light Emitting Diode display units of a dot-matrix formula.

[0020]

[The means for solving a technical problem] In order to solve the above-mentioned technical problem, invention of a claim 1 While the indicative-data signal sent serially is delivered to Light Emitting Diode display unit of a consecutiveness digit one by one In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which the predetermined number of bits of this indicative-data signal is matched [units] one by one, and display it on each line of the display of an own dot-matrix formula in the card row It is the data distributor which distributes an indicative data to Light Emitting Diode display unit by which was prepared in each card row of this Light Emitting Diode display, and cascade connection was carried out to two or more figures in each card row. An input means to input the indicative-data signal sent from the data distributor of an external device or a high order card row, A 1st output means to deliver the indicative-data signal which the input means inputted to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal which the input means inputted to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row, A completion detection means of sending out to detect that the indicative-data signal which the 1st output means delivered and Light Emitting Diode display unit of the concerned card row received reached a part for a predetermined line count, If it detects that the completion detection means of sending out reached the predetermined line count, sending out of the indicative-data signal by the 1st output means will be stopped. Or while the reception of this indicative-data signal by Light Emitting Diode display unit of the concerned card row is stopped, sending out of the indicative-data signal by the 2nd output means is made to start. Or an output change means to make the data distributor of a low order card row, or the reception of this indicative-data signal by Light Emitting Diode display unit of a low order card row start, Sending

out of the indicative-data signal by the 1st output means is made to start according to the reset signal sent from the data distributor of an external device or a high order card row. Or while the reception of this indicative-data signal by Light Emitting Diode display unit of the concerned card row is made to start, sending out of the indicative-data signal by the 2nd output means is stopped. Or it is characterized by having an output initialization means to stop the data distributor of a low order card row, or the reception of this indicative-data signal by Light Emitting Diode display unit of a low order card row.

[0021] Since invention of a claim 2 shifts the indicative-data signal sent serially on a shift register one by one according to a shift clock signal, while it is delivered to Light Emitting Diode display unit of a consecutiveness digit. The indicative-data signal on this shift register is made to latch to a latch circuit parallel according to a latch signal. Moreover, match the indicative-data signal latched whenever this latch circuit was latched one by one, and it is suitably displayed on each line of the display of a dot-matrix formula. If it detects that the indicative-data signal was latched to this latch circuit several minute of place Sadayuki, the completion signal of transmitting will be outputted. In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which return the line of the display which next matches an indicative-data signal according to a reset signal to the first line in the card row An input means to input the indicative-data signal and shift clock signal which are sent from the data distributor of an external device or a high order card row, a latch signal, and a reset signal, A 1st output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row. If the completion signal of transmitting is received through a completion signal input means of transmitting to input the completion signal of transmitting which Light Emitting Diode display unit of the concerned card row outputs, and the completion signal input means of transmitting, while sending out of the latch signal by the 1st output means will be stopped While sending out of the latch signal by the 1st output means is made to start according to the reset signal which an output change means to make sending out of the latch signal by the 2nd output means start, and the input means inputted It is characterized by having an output initialization means to stop sending out of the latch signal by the 2nd output means.

[0022] Since invention of a claim 3 shifts the indicative-data signal sent serially on a shift register one by one according to a shift clock signal, while it is delivered to Light Emitting Diode display unit of a consecutiveness digit. The indicative-data signal on this shift register is made to latch to a latch circuit parallel according to a latch signal. Moreover, match the indicative-data signal latched whenever this latch circuit was latched one by one, and it is suitably displayed on each line of the display of a dot-matrix formula. In the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units which return the line of the display which next matches an indicative-data signal according to a reset signal to the first line in the card row An input means to input the indicative-data signal and shift clock signal which are sent from the data distributor of an external device or a high order card row, a latch signal, and a reset signal, A 1st output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the concerned card row, A 2nd output means to deliver the indicative-data signal, the shift clock signal and latch signal which the input means inputted, and a reset signal to Light Emitting Diode display unit of the data distributor of a low order card row, or a low order card row, the latch which carries out counting of the number of times of a latch of the latch signal which the 1st output means delivered -- counting -- a means and a latch -- counting, while sending out of the latch signal by the 1st output means will be stopped, if counting of a means reaches a predetermined number While sending out of the latch signal by the 1st output means is made to start according to the reset signal which an output change means to make sending out of the latch signal by the 2nd output means start, and the input means inputted It is characterized by having an output initialization means to stop sending

out of the latch signal by the 2nd output means.

[0023]

[Operation] Dot-matrix type Light Emitting Diode display makes cascade connection Light Emitting Diode display unit of two or more figures of each card row while it arranges two or more figures [two or more] Light Emitting Diode display units in a card row. And the data distributor of this invention connects the input means of the data distributor of a low order card row to the 2nd output means one by one while it is installed in each card row of this Light Emitting Diode display and connects Light Emitting Diode display unit of the concerned card row to each 1st output means. In this case, nothing connects with the 2nd output means of the data distributor of the last card row, or the data distributor of the last card row is omitted, and termination of the Light Emitting Diode display unit of the last card row is connected and carried out to the 2nd output means of the data distributor on one of them.

[0024] In an initial state, each data distributor will be in the status that sending out or reception of the indicative-data signal by the side of the 2nd output means was suspended while sending out or reception of the indicative-data signal by the side of the 1st output means becomes possible. Therefore, the indicative-data signal serially sent from an external device is first inputted only into the 1st step of Light Emitting Diode display unit through the 1st step of data distributor. And if the indicative-data signal for a predetermined line count is inputted into the 1st step of this Light Emitting Diode display unit, the completion detection means of sending out of the 1st step of data distributor will detect this. whenever the external device sent the indicative-data signal for one line, when this completion detection means of sending out emitted synchronizing signals, such as a latch signal, the indicative-data signal reached a part for a predetermined line count by carrying out counting of this synchronizing signal to a predetermined number -- a things detection can be carried out Moreover, what is necessary is just to detect this synchronizing signal or a notice signal, in notifying that emitted the synchronizing signal whenever the external device sent the indicative-data signal for a predetermined line count, or Light Emitting Diode display unit received the indicative-data signal for a predetermined line count. When carrying out counting of the synchronizing signal of the indicative-data signal for one line, the completion detection means of sending out needs to know whether Light Emitting Diode display unit can display the indicative-data signal for how many lines. However, this completion detection means of sending out does not need to know anyway how many dots one line of Light Emitting Diode display unit consists of, and what figure cascade connection of the Light Emitting Diode display unit will be carried out again.

[0025] If the above-mentioned completion detection means of sending out detects that the indicative-data signal reached a part for a predetermined line count, while an output change means will stop sending out or reception of the indicative-data signal by the side of the 1st output means, sending out or reception of the indicative-data signal by the side of the 2nd output means is made to start. Then, an indicative-data signal comes to be shortly inputted only into the 2nd step of Light Emitting Diode display unit through the 1st step and the 2nd step of data distributor. And if an indicative-data signal is inputted into Light Emitting Diode display unit of predetermined line-count [every] each card row similarly hereafter and the input to Light Emitting Diode display unit of the last card row is completed, sending-out processing of the indicative-data signal for one screen to all Light Emitting Diode display units will be completed.

[0026] If sending out for one screen is completed as mentioned above, an external device will emit a reset signal. Then, since sending out or reception of the indicative-data signal by the side of the 2nd output means is stopped while the output initialization means of the data distributor of each card row makes sending out or reception of the indicative-data signal by the side of the 1st output means start, all data distributors return to an initial state. And if an external device delivers a new indicative-data signal one by one continuously also after this, the same operation as the above can perform sending-out processing of the indicative-data signal for one screen to all Light Emitting Diode display units again.

[0027] Consequently, while the external device sent out serially in order even the indicative-data signal displayed in Light Emitting Diode display unit of the last card row from the indicative-data signal displayed in the 1st step of Light Emitting Diode display unit according to the data

distributor of this invention, when sending out of the indicative-data signal for one screen is completed, these indicative-data signals can be distributed to Light Emitting Diode display unit of each card row only by emitting a reset signal, respectively. Moreover, since the data distributor of each card row needs to change neither a setup nor a specification by what bit each line of Light Emitting Diode display unit consists of, and whether cascade connection of the Light Emitting Diode display unit of what figure is carried out and can change a number of stages only by moreover adding or removing the data distributor of the same configuration, let it be the high thing of versatility depending on a difference of the screen configuration for every Light Emitting Diode display.

[0028] Furthermore, since it becomes [transmitting Light Emitting Diode display unit of all the digits of the data distributor of a whole page and the last card row, and] even if an indicative-data signal is in the longest case, it can shorten the transmission distance of this indicative-data signal compared with the case where the 1st step Light Emitting Diode display unit to Light Emitting Diode display unit of eye the last card row last digit of the 1st figure is made into a series of cascade connection.

[0029] Here, in the case of the external-synchronizing-signal formula to which a synchronizing signal is added and sent in order to receive for example, an indicative-data signal, the above-mentioned output change means and an output initialization means can stop sending out of an indicative-data signal, if the output of this synchronizing signal is made to intercept with the 1st output means or the 2nd output means at least. In this case, since a synchronizing signal is not sent and Light Emitting Diode display unit cannot receive an indicative-data signal, sending out of an indicative-data signal is stopped substantially. However, it is made to make the output of an indicative-data signal own [this] intercept in the case of the self-synchronization signal system and start-stop system communication by which such a synchronizing signal is not added to an indicative-data signal. Moreover, when it is the configuration that an indicative-data signal can be received, for example only when Light Emitting Diode display unit of an enable signal is active, when an output change means and an output initialization means control this enable signal, the reception of an indicative-data signal can be stopped.

[0030] When the above-mentioned Light Emitting Diode display unit makes the inputted indicative-data signal correspond to one line of the displays, it may display this immediately. However, when an external device must continue sending an indicative-data signal on real time in this case and the number of stages of Light Emitting Diode display unit is increased, there is also a possibility that the duty ratio in a dynamic lighting drive formula may become small too much. Then, if the sent indicative-data signal is accumulated in predetermined line-count part memory and it is made to display this accumulated indicative-data signal on the line which corresponds at any time That an external device should send an indicative-data signal to Light Emitting Diode display unit only when changing the display screen Moreover, since degree of freedom can perform independently the display by the dynamic lighting drive formula also to the timing which sends this indicative-data signal for every increase and Light Emitting Diode display unit of further each, the fixed duty ratio depending on a number of stages can be obtained.

[0031] Invention of a claim 2 and the claim 3 shows the case where a shift clock signal and a latch signal are added to an indicative-data signal with an external-synchronizing-signal formula, and it is made to send. A shift clock signal is a synchronizing signal for telling the position of each bit of an indicative-data signal, and a latch signal is a synchronizing signal for telling that the indicative-data signal for one line was sent. And since Light Emitting Diode display unit can be begun by receiving this latch signal and can incorporate an indicative-data signal, when an output change means and an output initialization means stop sending out of the latch signal by the 1st output means or the 2nd output means, it can stop sending out of an indicative-data signal substantially.

[0032] Further, invention of a claim 2 shows the case where output the completion signal of transmitting and this is notified, when Light Emitting Diode display unit receives the indicative-data signal for a predetermined line count. In this case, when the data distributor of each card row receives the completion signal of transmitting from Light Emitting Diode display unit of the concerned card row, for example, the head by which cascade connection was carried out, an

indicative-data signal can detect having reached a part for a predetermined line count. And since each data distributor does not need to know how many lines a predetermined line count is, the same thing can be used for it also to Light Emitting Diode display unit from which a line configuration is different, and it becomes what has still high versatility.

[0033] invention of a claim 3 -- a latch -- counting -- a means carries out counting of the number of times of a latch of a latch signal to a predetermined number Since a latch signal is a synchronizing signal sent as mentioned above synchronizing with the indicative-data signal for one line, it is detectable that the indicative-data signal reached a part for a predetermined line count by carrying out counting of this.

[0034]

[Example] Hereafter, the example of this invention is explained in full detail, referring to a drawing.

[0035] The block diagram in which drawing 1 and drawing 2 show the 1st example of this invention, and drawing 1 shows the configuration of CAS unit, and drawing 2 are the block diagrams showing the connection between CAS unit and Light Emitting Diode display unit.

[0036] this example explains the CAS unit 3 (data distributor) for distributing data to each Light Emitting Diode display unit 1 in the dot-matrix type Light Emitting Diode display which has arranged two or more figures [two or more] Light Emitting Diode display units 1 shown in drawing 7 in the card row.

[0037] This CAS unit 3 is equipped with an input terminal 301, the 1st output terminal 302, and the 2nd output terminal 303 as shown in drawing 1. Indicative-data signal Data, shift clock signal Clock, latch signal Latch, and reset-signal Reset input into an input terminal 301, respectively. Indicative-data signal Data, shift clock signal Clock, and reset-signal Reset branch to a two way type through buffers 304-306, respectively, and are outputted as it is from the 1st output terminal 302 and the 2nd output terminal 303. Latch signal Latch branches to a two way type through a buffer 307, and is outputted from the 1st output terminal 302 and the 2nd output terminal 303 through the tri-state buffer 308,309 further, respectively.

[0038] In the above-mentioned CAS unit 3, the control circuit 310 which has an internal counter is formed. This control circuit 310 sends a control signal to the control terminal of the above-mentioned tri-state buffer 308,309, respectively, and controls these while it incorporates latch signal Latch and reset-signal Reset which were inputted from the above-mentioned input terminal 301. Namely, when a control circuit 310 detects the standup of reset-signal Reset, while the tri-state buffer 308 which sends latch signal Latch to the 1st output terminal 302 is made into an output state, the tri-state buffer 309 which sends this latch signal Latch to the 2nd output terminal 303 is changed into the open status of a high impedance. Moreover, when this control circuit 310 detects the standup of latch signal Latch, counting of this number of times is carried out to whenever [the] by the internal counter and this number of times of a detection becomes 16 times, while the tri-state buffer 308 which sends latch signal Latch to the 1st output terminal 302 is changed into the open status of a high impedance, the tri-state buffer 309 which sends this latch signal Latch to the 2nd output terminal 303 is made into an output state. In addition, although illustration is omitted, since the pull up of each signal line in Light Emitting Diode display unit 1 or the CAS unit 3 is carried out, when the tri-state buffer 308,309 will be in the open status of a high impedance, by the output side of such a tri-state buffer 308,309, this latch signal Latch will be fixed to H level, and sending out will be stopped. Moreover, it enables counting after 16 times, as for the internal counter of a control circuit 310, to perform counting from the beginning again, when it does not have a meaning but the standup of reset-signal Reset is detected.

[0039] this example explains the dot-matrix type Light Emitting Diode display which has arranged $n \times m$ piece Light Emitting Diode display unit 1 to n-figure m steps, as shown in drawing 2. Cascade connection of every n pieces is carried out for every card row like the case of the conventional example shown in drawing 12 by these Light Emitting Diode display units 1, respectively.

[0040] As for the CAS unit 3 of the above-mentioned configuration, a total of m per every piece is installed for every card row. And indicative-data signal Data and shift clock signal Clock which

are delivered from a controller 2, latch signal Latch, and reset-signal Reset are inputted into the input terminal 301 of the 1st step of CAS unit 3. Moreover, indicative-data signal Data delivered from the 2nd output terminal 303 of the 1st step of this CAS unit 3 is inputted into the input terminal 301 of the 2nd step of CAS unit 3, and, finally is inputted into the input terminal 301 of the m-th step of CAS unit 3 similarly [the 2nd output terminal 303 of the 2nd step of this CAS unit 3 or subsequent ones] one by one. Furthermore, indicative-data signal Data delivered from the 1st output terminal 302 of the CAS unit 3 of each card row is inputted into Light Emitting Diode display unit 1 of the 1st figure of each card row by which cascade connection was carried out, respectively. In addition, the m-th step of CAS unit 3 used as the last card row is omitted, and it may be made to input into the m-th step of Light Emitting Diode display unit 1 indicative-data signal Data delivered from the 2nd output terminal 303 of the m-1st step of CAS unit 3.

[0041] An operation of the above-mentioned dot-matrix type Light Emitting Diode display is explained. A controller 2 initializes the CAS unit 3 by once starting reset-signal Reset first. Therefore, in the 2nd output terminal 303 side, an output is suspended by the tri-state buffer 309 although each CAS unit 3 outputs latch signal Latch inputted from the input terminal 301 to the 1st output terminal 302 side.

[0042] A controller 2 sends out indicative-data signal Data from the 1st line of the 1st step Light Emitting Diode display unit 1 of the n-th figure to the 1st line of the 1st step Light Emitting Diode display unit 1 of the 1st figure with shift clock signal Clock first in this status. Then, this indicative-data signal Data is set to the shift register 102 which is made passing <a thing> on and showed the 1st step of each Light Emitting Diode display unit 1 to drawing 7 one by one through the 1st step of CAS unit 3. In addition, since indicative-data signal Data and shift clock signal Clock are sent also to the CAS unit 3 after the 2nd step, the same indicative-data signal Data also as the shift register 102 of each Light Emitting Diode display unit 1 after the 2nd step is set. Next, when a controller 2 finishes sending indicative-data signal Data of the 1st line of the 1st step Light Emitting Diode display unit 1 of the 1st figure, it once starts latch signal Latch. Then, since this latch signal Latch is sent to the 1st step of each Light Emitting Diode display unit 1, it latches indicative-data signal Data of the 1st line set to each shift register 102 to a latch circuit 103, and RAM104 is made to memorize it in these Light Emitting Diode display units 1. However, since this latch signal Latch is not sent to the CAS unit 3 after the 2nd step, indicative-data signal Data set to the shift register 102 of each Light Emitting Diode display unit 1 after the 2nd step becomes [being left with as, and].

[0043] If it finishes sending indicative-data signal Data of the 1st line of the 1st step of each Light Emitting Diode display unit 1 as mentioned above, a controller 2 sends out similarly indicative-data signal Data from the 2nd line to the 16th line one by one succeedingly. And the 1st step of each of this Light Emitting Diode display unit 1 makes RAM104 memorize indicative-data signal Data after these 2nd line one by one, and memorizes all indicative-data signal Data for one screen in each Light Emitting Diode display unit 1.

[0044] Moreover, since a control circuit 310 completes counting of an internal counter by inputting latch signal Latch which sets the last indicative-data signal Data of the 16th line in the 1st step of CAS unit 3 in this case, the output of subsequent latch signal Latch is changed from the 1st output terminal 302 side to the 2nd output terminal 303 side. Then, latch signal Latch which a controller 2 sends out next will come to be sent only to the 2nd step of each Light Emitting Diode display unit 1 through the 1st step and the 2nd step of CAS unit 3, and indicative-data signal Data of the 1st line to the 16th line which a controller 2 sends out succeedingly will be memorized one by one by RAM104 of the 2nd step of each Light Emitting Diode display unit 1. And similarly, since one step of latch signal Latch is sent at a time to Light Emitting Diode display unit 1 of each card row in order in connection with sending out of indicative-data signal Data from a controller 2, each indicative-data signal Data is distributed to Light Emitting Diode display unit 1 of all card rows one by one, and henceforth is memorized by each RAM104.

[0045] Thus, if indicative-data signal Data for one screen of the whole dot-matrix type Light Emitting Diode display is memorized by each Light Emitting Diode display unit 1, a controller 2 will once start reset-signal Reset. Then, since the CAS unit 3 of each card row returns to an

initial state again, RAM104 of each Light Emitting Diode display unit 1 can be made to memorize indicative-data signal Data for the following one screen by repeating the above-mentioned operation. In this case, the bank other than indicative-data signal Data of the point on RAM104 is made to memorize new indicative-data signal Data in each Light Emitting Diode display unit 1. [0046] Each Light Emitting Diode display unit 1 which memorized indicative-data signal Data for one screen by the above reads indicative-data signal Data for one previous screen from RAM104 one by one automatically, and displays it by the Light Emitting Diode panel 101 with a dynamic lighting drive formula. Moreover, it can be made to be able to synchronize with these synchronizing signals, and the display by the dynamic lighting drive formula can also be made to perform by inputting the horizontal synchronizing signal and vertical synchronizing signal which a controller 2 sends out and not to illustrate.

[0047] Consequently, a controller 2 delivers indicative-data signal Data of $16xm$ lines from the 1st step of 1st line to the m -th step of 16th line in order with shift clock signal Clock. While latch signal Latch is once started by the break of each line, each indicative-data signal Data can be sent to m steps of each n figure Light Emitting Diode display unit 1 only by once starting reset-signal Reset after sending out of these indicative-data signal Data. And a controller 2 can send out indicative-data signal Data continuously in this case, without being conscious of the break of each card row of Light Emitting Diode display unit 1. Moreover, compared with the case where indicative-data signal Data delivered makes altogether nxm piece Light Emitting Diode display unit 1 a series of cascade connection since the longest was only also transmitted in m steps of CAS units 3, and Light Emitting Diode display unit 1 of n figures, the number of transmission units decreases sharply to $m+n$.

[0048] When it constitutes dot-matrix type Light Emitting Diode display combining two or more Light Emitting Diode display units 1 if the CAS unit 3 of this example is used as explained above, a controller 2 can send out indicative-data signal Data etc. like the case where only one unit uses Light Emitting Diode display unit of a big screen, without Light Emitting Diode display unit 1 taking into consideration that cascade connection is carried out for every card row. And when it is only sufficient to change the number of data of indicative-data signal Data for one line which a controller 2 sends out in changing the number of digits of Light Emitting Diode display unit 1, there is no need for change in the CAS unit 3 and it changes the number of stages of Light Emitting Diode display unit 1, it is necessary to also add not any change to each [CAS unit 3 / itself] only by responding to this number of stages, and adding or removing the CAS unit 3 of the same configuration. Furthermore, since there are few units which indicative-data signal Data etc. passes and it ends in constituting the dot-matrix type Light Emitting Diode display of a big screen, especially combining many Light Emitting Diode display units 1, a possibility that it may be influenced by the noise or timing of a gap disappears.

[0049] By the way, in the above-mentioned example, although Light Emitting Diode display unit 1 of a 16x16 dots configuration was used, in addition to this, as for actual Light Emitting Diode display unit 1, the thing of a 16x32 dots configuration or a 24x24 dots configuration exists, for example. And about Light Emitting Diode display unit 1 of a 16x32 dots configuration, as long as it uses as 16 line displays, the above-mentioned CAS unit 3 can be used as it is, and it is possible for you to also make it intermingled with the thing of a 16x16 dots configuration.

however, Light Emitting Diode display unit 1 of a 24x24 dots configuration and counting of the internal counter of the control circuit [unit / CAS / 3 / above-mentioned] 310 for the line counts of each Light Emitting Diode display unit 1 differing, in using this as 32 line displays, even if it is a 16x32 dots configuration -- it is necessary to correct completion value to 24 times or 32 times However, since the DIP switch which is not accompanied by hardware-change and formed on the substrate can perform such correction easily, there is almost nothing by which the versatility of the CAS unit 3 is spoiled.

[0050] Drawing 3 is the block diagram showing the 2nd example of this invention and showing the configuration of CAS unit. In addition, the same number is appended to the component which has the same configuration as the 1st example shown in drawing 1, and an explanation is omitted.

[0051] In the 1st above-mentioned example, since the CAS unit 3 controls only sending out of latch signal Latch, indicative-data signal Data and shift clock signal Clock will be sent also to

each Light Emitting Diode display unit 1 of the card row to which this latch signal Latch is not sent, and a shift operation will be mainly performed by the shift register 102. Then, if it constitutes so that the tri-state buffers 311-314 may be inserted, respectively also just before the 1st output terminal 302 and the 2nd output terminal 303 in the signal line of indicative-data signal Data and shift clock signal Clock and it may control by the control circuit 310 like the tri-state buffer 308,309 as shown in drawing 3 , sending out of these indicative-datas signal Data and shift clock signal Clock is also controllable with latch signal Latch.

[0052] The block diagram in which drawing 4 and drawing 5 show the 3rd example of this invention, and drawing 4 shows the configuration of CAS unit, and drawing 5 are the block diagrams showing the configuration of the input section of Light Emitting Diode display unit. In addition, the same number is appended to the component which has the same configuration as the 1st example shown in drawing 1 ; and an explanation is omitted.

[0053] Light Emitting Diode display unit 1 receives enable signal Enable, and the CAS unit 3 makes indicative-data signal Data, shift clock signal Clock, latch signal Latch, and reset-signal Reset output to the 1st output terminal 302 and the 2nd output terminal 303 as it is, and when it is constituted so that indicative-data signal Data etc. may be received, only when this enable signal Enable is active, as shown in drawing 4 , it can also constitute so that only enable signal Enable may be controlled. In this case, a control circuit 310 carries out counting of the standup of latch signal Latch by the internal counter while it will make active only enable signal Enable outputted to the 1st output terminal 302, if enable signal Enable inputted from an input terminal 301 becomes active. And if this counting is completed, enable signal Enable of the 1st output terminal 302 will be made inactive, and enable signal Enable outputted to the 2nd output terminal 303 will be made active. Therefore, the CAS unit 3 can distribute indicative-data signal Data of 16 lines etc. to each Light Emitting Diode display unit 1 of each card row also in this case. In addition, it may be made to send enable signal Enable inputted into the 1st step of CAS unit 3 from a controller 2, and you may fix it so that it may become always active.

[0054] The AND gate 116,117 by which enable signal Enable is sent to one input as shown in drawing 5 is formed in the input section of the above-mentioned Light Emitting Diode display unit 1, and shift clock signal Clock and latch signal Latch incorporate inside through these AND gates 116,117. Therefore, if this enable signal Enable is made into L level (inactive), shift clock signal Clock and latch signal Latch will not be incorporated by Light Emitting Diode display unit 1, but a shift operation of a shift register 102 and a latch operation of a latch circuit 103 will be suppressed.

[0055] Drawing 6 is the block diagram showing the 4th example of this invention and showing the configuration of CAS unit. In addition, the same number is appended to the component which has the same configuration as the 1st example shown in drawing 1 , and an explanation is omitted.

[0056] When it is constituted so that the completion signal of transmitting can notify outside that Light Emitting Diode display unit 1 self received indicative-data signal Data for 16 lines, the CAS unit 3 receives this completion signal of transmitting, and can change the output of latch signal Latch from the 1st output terminal 302 to the 2nd output terminal 303 based on this. In this case, as shown in drawing 6 , the CAS unit 3 consists of a Light Emitting Diode display unit 1 of the head by which cascade connection was carried out to the concerned card row so that the completion signal of transmitting may be received and it may input into a control circuit 310. Moreover, a control circuit 310 makes the tri-state buffer 309 an output state, and controls it to make sending out in the 2nd output terminal 303 of this latch signal Latch start while it changes the tri-state buffer 308 into the open status of a high impedance and stops sending out in the 1st output terminal 302 of latch signal Latch, when this completion signal of transmitting is received.

[0057] Therefore, counting of latch signal Latch does not become unnecessary, it is not necessary to input this latch signal Latch or, and this control circuit 310 becomes unnecessary to prepare an internal counter. And since it becomes unnecessary to know the line count of Light Emitting Diode display unit 1 to connect, when you connect other than [1] 16 line (for example, Light Emitting Diode display unit of a 24 line configuration (24x24 dots configuration) etc.), it can be used as it is, without changing a setup etc., and let the CAS unit 3 be what has

still high versatility.

[0058] Here, since Light Emitting Diode display unit 1 self is detecting inside that sent indicative-data signal Data reached the predetermined line count, it is easy self to output such a completion signal of transmitting.

[0059] In addition, although the above 1st – the 4th example explained the case where Light Emitting Diode display unit 1 which displays monochromatic Light Emitting Diode with non-gradation was used, it can carry out similarly about Light Emitting Diode display unit 1 which performs the mass-color display which combined a multicolor display, a gradation display, and these. Each can be dealt with like the above-mentioned indicative-data signal Data by sending the indicative-data signal of each luminescent color to Light Emitting Diode display unit 1 separately in these cases. Moreover, when sending serially by time sharing, like the above, one will be sufficient for the signal line of indicative-data signal Data, and it will be separated inside each Light Emitting Diode display unit 1. Moreover, since the data about the 1 luminescent color of 1 dot only increase to two or more bits, the gradation signal for a gradation display can deal with this similarly. Furthermore, although the above 1st – the 4th example showed only the signal of necessary minimum relevant to invention, it is also possible to add and constitute other signals suitably.

[0060] Moreover, although the above 1st – the 4th example explained Light Emitting Diode display unit 1 which once memorizes inputted indicative-data signal Data to RAM104, it can carry out similarly about Light Emitting Diode display unit 1 which displays indicative-data signal Data immediately after an input by one line.

[0061]

[Effect of the invention] Since it can send like the case where Light Emitting Diode display unit of a single big screen is used, without rearranging an indicative-data signal or distributing for every card row, when two or more figures [two or more] Light Emitting Diode display units are arranged in a card row and it constitutes the dot-matrix type Light Emitting Diode display of a big screen if the data distributor of this invention is used so that clearly from the above explanation, a sending-out control of an indicative-data signal can be made easy. Moreover, even if the number of digits of Light Emitting Diode display unit is changed, since a data distributor should just add or remove the data distributor of the same configuration when it can be used, without adding change as it is and it changes the number of stages of this Light Emitting Diode display unit, it can make [of the versatility which can be used for Light Emitting Diode display of any dot configurations] this data distributor high. And since the transmission distance of an indicative-data signal can be shortened compared with the case where cascade connection of all of many Light Emitting Diode display units is carried out to a series, while influence of a noise is made to receive, a high-speed drive can also be enabled.

[Translation done.]

*** NOTICES ***

Japan Patent Office is not responsible for any damages caused by the use of this translation.

- 1.This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.*** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[An easy explanation of a drawing]

[Drawing 1] It is the block diagram showing the 1st example of this invention and showing the configuration of CAS unit.

[Drawing 2] It is the block diagram showing the 1st example of this invention and showing the connection between CAS unit and Light Emitting Diode display unit.

[Drawing 3] It is the block diagram showing the 2nd example of this invention and showing the configuration of CAS unit.

[Drawing 4] It is the block diagram showing the 3rd example of this invention and showing the configuration of CAS unit.

[Drawing 5] It is the block diagram showing the 3rd example of this invention and showing the configuration of the input section of Light Emitting Diode display unit.

[Drawing 6] It is the block diagram showing the 4th example of this invention and showing the configuration of CAS unit.

[Drawing 7] It is the block diagram showing the configuration of Light Emitting Diode display unit.

[Drawing 8] It is the block diagram showing the configuration of Light Emitting Diode panel.

[Drawing 9] It is the block diagram showing the cascade connection of Light Emitting Diode display unit.

[Drawing 10] It is the timing diagram which shows the operation of Light Emitting Diode display unit which carried out cascade connection.

[Drawing 11] It is the block diagram showing the conventional example and showing the case where cascade connection of the Light Emitting Diode display unit arranged in the digit masses card row is carried out to a series. [many]

[Drawing 12] It is the block diagram showing the conventional example and showing the case where cascade connection of the Light Emitting Diode display unit arranged in the digit masses card row is carried out for every card row. [many]

[An explanation of a sign]

1 Light Emitting Diode Unit

101 Light Emitting Diode Panel

102 Shift Register

103 Latch Circuit

3 CAS Unit

301 Input Terminal

302 1st Output Terminal

303 2nd Output Terminal

308 Tri-state Buffer

309 Tri-state Buffer

310 Control Circuit

[Translation done.]

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-101666

(43)公開日 平成8年(1996)4月16日

(51)Int.Cl.⁶

G 0 9 G 3/32
3/20

識別記号

府内整理番号
4237-5H
W 4237-5H

F I

技術表示箇所

(21)出願番号

特願平6-261343

(22)出願日

平成6年(1994)9月30日

審査請求 未請求 請求項の数3 FD (全13頁)

(71)出願人 000108719

タキロン株式会社

大阪府大阪市中央区安土町2丁目3番13号

(72)発明者 田口 彰

大阪市中央区安土町2丁目3番13号 タキ
ロン株式会社内

(72)発明者 韓 平

大阪市中央区安土町2丁目3番13号 タキ
ロン株式会社内

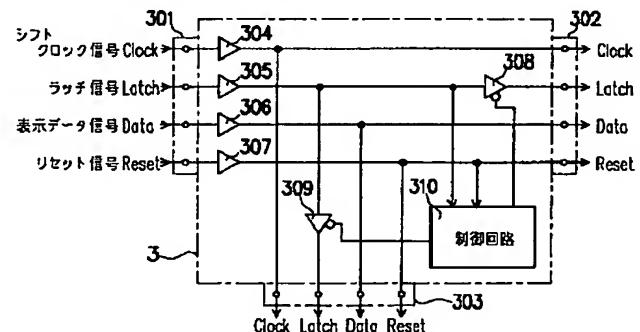
(74)代理人 弁理士 中井 宏行

(54)【発明の名称】 ドットマトリクス型LED表示装置のデータ分配器

(57)【要約】

【目的】 LEDユニット1を多数桁多数段に配置して大画面のドットマトリクス型LED表示装置として使用する場合に、単一の大画面のLEDユニットを用いた場合と同様にデータ信号Data等を送ることができ、また、このデータ信号Data等の伝送距離を短くして雑音の影響を受け難くし、高速の駆動も可能にすることができる汎用性の高いCASユニット3を提供することを目的とする。

【構成】 ラッチ信号Latchの立ち上がりを16回計数すると、このラッチ信号Latchの出力先を第1出力端子302から第2出力端子303に切り替えるCASユニット3をLEDユニット1の各段に接続する。



【特許請求の範囲】

【請求項1】シリアルに送られて来る表示データ信号を順次後続桁のLED表示ユニットに送り出すと共に、この表示データ信号のうちの所定ビット数を自身のドットマトリクス方式の表示部の各行に順次対応付けて表示させるLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、このLED表示装置の各段に設けられ、それぞれの段で複数桁にカスケード接続されたLED表示ユニットに表示データを分配するデータ分配器であって、外部装置又は上位段のデータ分配器から送られて来る表示データ信号を入力する入力手段と、入力手段が入力した表示データ信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、第1出力手段が送出し当該段のLED表示ユニットが受け取った表示データ信号が所定行数分に達したことを検出する送出完了検出手段と、送出完了検出手段が所定行数に達したことを検出すると、第1出力手段による表示データ信号の送出を停止させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを停止させると共に、第2出力手段による表示データ信号の送出を開始させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを開始させる出力切替手段と、外部装置又は上位段のデータ分配器から送られて来るリセット信号に従って、第1出力手段による表示データ信号の送出を開始させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを開始させると共に、第2出力手段による表示データ信号の送出を停止させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを停止させる出力初期化手段とを備えたことを特徴とするドットマトリクス型LED表示装置のデータ分配器。

【請求項2】シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、表示データ信号が所定行数分このラッチ回路にラッチされたことを検出すると送信完了信号を出し、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、

外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセット信号を入力する入力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、

当該段のLED表示ユニットが出力する送信完了信号を入力する送信完了信号入力手段と、

送信完了信号入力手段を介して送信完了信号を受け取ると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、

入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴とするドットマトリクス型LED表示装置のデータ分配器。

【請求項3】シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、

外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とリセット信号を入力する入力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、

入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とリセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、

第1出力手段が送り出したラッチ信号のラッチ回数を計数するラッチ計数手段と、

ラッチ計数手段の計数が所定数に達すると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、

入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出

力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴とするドットマトリクス型LED表示装置のデータ分配器。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、ドットマトリクス方式のLED表示ユニットを複数桁複数段に組み合わせて構成するドットマトリクス型LED表示装置において、各段のLED表示ユニットに表示データ信号を分配するデータ分配器に関する。

【0002】

【従来の技術】図7にLED（[Light Emitting Diode]発光ダイオード）を用いたドットマトリクス方式のLED表示ユニット1の基本的な構成例を示す。

【0003】このLED表示ユニット1は、図8に示すように、LED101aを 16×16 ドット（256ドット）のドットマトリクス状に配列してLED点灯回路を構成したLEDパネル101を備えている。また、このLED表示ユニット1は、16ビットのシフト動作を行うシフトレジスタ102と、このシフトレジスタ102の16ビットのパラレル出力をラッチするラッチ回路103とを有している。そして、ラッチ回路103の16ビットの出力はRAM104に送られるようになっている。

【0004】RAM104は、 3×16 ワード（1ワード=16ビット）以上の記憶容量を有するSRAM[Static Random Access Memory]によって構成されている。そして、このRAM104の記憶領域は、1ワードごとにアドレスが割り当てられ、LEDパネル101の1画面分に相当する16ワード（ 16×16 ビット）ごとに3つ以上のバンクに区分されている。このRAM104は、RAMコントローラ105に制御されて16ビットずつのデータの読み書きが行われる。即ち、RAMコントローラ105は、RAM104にリード／ライトの制御信号を送ると共に、内部アドレスカウンタのカウント出力をアドレスデコーダ106でデコードして送ることにより、上記ラッチ回路103がラッチした16ビットのデータを順次書き込んで記憶し、また、この記憶したデータを16ビットずつデータバッファ107に読み出して順次出力することができる。なお、このRAMコントローラ105は、外部から供給される図示しないクロック信号又は内部で生成したクロック信号に基づいて動作する。

【0005】上記RAM104からデータバッファ107に読み出された16ビットのデータは、輝度調整回路108で輝度の調整が行われてから、データドライバ109を介して上記LEDパネル101に送られる。輝度調整回路108は、16ビットの各ディジタルデータを輝度情報に応じてそれぞれPWM[Pulse Width Modulation]信号に変換する回路である。この輝度情報は、図示

しない半固定抵抗器の印加電圧や、図示しないEEPROM[Electrically Erasable Programmable Read-Only Memory]に記憶されたディジタルデータ等であり、予めLED表示ユニット1ごとに設定されたものである。ただし、EEPROMを用いる場合には、LEDパネル101の 16×16 ドットの各LEDごと又は発光色ごとに個別に輝度の調整が可能となり、後に説明する表示データ信号と同様の手順で外部から輝度データを入力することにより、これを書き換えることも可能となる。

【0006】上記RAMコントローラ105は、RAM104からデータを読み出すと同時に、走査カウンタ110にもカウント用の信号を送るようになっている。走査カウンタ110は、カウント出力を走査デコーダ111でデコードして走査ドライバ112を介してLEDパネル101に送ることにより、このLEDパネル101の各行の走査を行う。

【0007】上記LED表示ユニット1には、外部から表示データ信号Data、シフトクロック信号Clock、ラッチ信号Latch及びリセット信号Resetがそれぞれ入力されるようになっている。表示データ信号Dataは、上記シフトレジスタ102に入力されると共に、このシフトレジスタ102の出力からさらに外部に送り出される。また、シフトクロック信号Clockは、このシフトレジスタ102にクロック信号として入力されると共に、バッファ113を介して外部に出力される。さらに、ラッチ信号Latchは、上記ラッチ回路103とRAMコントローラ105に入力されると共に、バッファ114を介して外部に出力される。そして、リセット信号Resetは、同じくRAMコントローラ105に入力されると共に、バッファ115を介して外部に出力される。

【0008】上記構成により、シフトレジスタ102は、シフトクロック信号Clockに従って表示データ信号Dataを16ビットにわたり順次シフトする。そして、このシフト動作によりシフトレジスタ102の出力からあふれ出た表示データ信号Dataが外部に送り出されることになる。ラッチ回路103は、ラッチ信号Latchに従って、このシフトレジスタ102上をシフトする16ビットの表示データ信号Dataをラッチする。また、RAMコントローラ105は、ラッチ信号Latchに従って、ラッチ回路103がラッチした表示データ信号DataをRAM104に書き込み記憶すると共に、リセット信号Resetに従って、書き込み用の内部アドレスカウンタのリセットを行ったり、RAM104のアクセスバンクの切り替えを行う。この結果、表示データ信号Dataは、LEDパネル101の1行分に相当する16ビットずつが順次RAM104に記憶され、これにより1画面に相当する16行分の表示データ信号Dataの記憶が完了すると、RAM104のアクセスバンクに切り替えて同様の動作を繰り返す。

【0009】このような動作によってRAM104の1

つのバンクに1画面分の表示データ信号Dataが記憶されると、RAMコントローラ105は、このバンク上の表示データ信号Dataの表示動作を開始する。即ち、読み出し用の内部アドレスカウンタを用いてこのバンクから表示データ信号Dataを1行分ずつ読み出すと共に、走査カウンタ110を動作させて、LEDパネル101の走査を行わせる。この表示動作は、次の1画面分の表示データ信号Dataの書き込み動作と並行して行うことができる。そして、LEDパネル101の1画面分の表示が完了しても、次の1画面分の表示データ信号Dataの記憶が完了していない場合には、引き続き同じバンクの表示データ信号Dataを繰り返し表示させる。従って、このLED表示ユニット1は、表示データ信号Dataの転送速度が遅い場合やこの表示データ信号Dataの入力が停止した場合にも、既に記憶した直前の表示データ信号Dataを繰り返し表示し続けることができる。しかも、RAM104には3つ以上のバンクが設けられ十分に余裕があるので、この表示動作よりも表示データ信号Dataの入力の方が多少先行したとしても、表示途中のバンクの表示データ信号Dataが書き替えられて表示が乱れるようなおそれも生じない。なお、このLED表示ユニット1は、外部から図示しない水平同期信号と垂直同期信号を入力することにより、RAM104に記憶された表示データ信号Dataを強制的にこれらの同期信号のタイミングで表示させることもできる。また、このようなRAM104を用いずに、ラッチ回路103でラッチした表示データ信号Dataを直ちにLEDパネル101に送ってリアルタイムに表示させる構成することもできる。

【0010】上記LED表示ユニット1は、複数個をカスケード接続して使用する。即ち、例えば図9に示すように、n個のLED表示ユニット1をそれぞれ第1桁から第n桁までカスケード接続して、図示していない外部のコントローラから表示データ信号Data等を順送りにする。この場合、図10に示すように、表示データ信号Dataは、第n桁目のLED表示ユニット1における第1行目の右端のドットに対応するビットB0から送り始める。このビットB0からビットB15までの16ビットの表示データ信号Dataは、第n桁目のLED表示ユニット1の第1行目に對応するものであり、これをワードWnとすると、次には第n-1桁目のLED表示ユニット1の第1行目に對応するワードWn-1を送り、さらにワードW1まで順次送り続ける。このようにして、n桁のLED表示ユニット1の第1行分(16×nビット)の全ての表示データ信号Dataを送り終えると、ラッチ信号Latchを一旦立ち上げる(直前に一度立ち下げてから立ち上げる)。すると、各LED表示ユニット1では、このラッチ信号Latchの立ち上がりによってこれらの表示データ信号DataをラッчиしRAM104の第Kバンクに記憶させる。

【0011】この後、引き続いて第2行目の表示データ

信号Dataを送り、以降同様にして第16行目までの表示データ信号Dataを送ることにより、1画面分の表示データ信号Dataが各LED表示ユニット1のRAM104の第Kバンクに記憶される。また、1画面分の表示データ信号Dataを送り終えると、リセット信号Resetを一旦立ち上げて書き込みバンクを第K+1バンクに切り替える。そして、この後も同様にして表示データ信号Dataを送り続けることにより、各LED表示ユニット1のRAM104に新たな1画面分の表示データ信号Dataを記憶させると共に、前の1画面分の表示データ信号DataをLEDパネル101に表示させることができる。

【0012】なお、上記LED表示ユニット1は、簡単のためLEDパネル101の各ドットごとに単色のLEDを無階調で表示する場合について説明したが、例えば各ドットごとに赤色と緑色のLEDを配置して赤色と緑色に加えこれらを組み合わせた橙色の発光を行わせるようとしたものであってもよく、さらに他の発光色を組み合わせたり3原色の発光色に階調表示を加えて自然色表示を行わせるようにしたものであってもよい。これらの場合、各発光色の表示データ信号やこれらの各階調信号は、LED表示ユニット1にそれぞれ別個に入力することにより、上記表示データ信号Dataと同様にして取り込み表示させることができる。また、これらの信号を1つの表示データ信号Dataとしてシリアルに入力することも可能である。

【0013】また、上記LED表示ユニット1は、16×16ドット構成のものについて説明したが、その他、24×24ドット構成や16×32ドット構成等、様々なドット構成のものが存在する。そして、このようなLED表示ユニット1を多数個用い、互いに密着させて多数桁多数段に配置し大画面としたり、各段ごと等の複数画面とするなどして、所望の表示画面サイズ及び画面構成のLED表示装置として使用されるのが一般的である。

【0014】このようにLED表示ユニット1を多数桁多数段に配置して大画面のLED表示装置として使用する場合、従来は、図11に示すように、全てのLED表示ユニット1を一連のカスケード接続していた。即ち、図11の例ではn桁m段にマトリクス状に配置されたLED表示ユニット1をn×m桁のLED表示ユニット1を接続する場合と同様にして、コントローラ2に対して一連のカスケード接続していた。

【0015】また、図12に示すように、n桁m段に配置されたLED表示ユニット1を各段ごとにn桁ずつカスケード接続し、コントローラ2がこれら各段のLED表示ユニット1に対して表示データ信号Data等を振り分けて出力する構成する場合もあった。

【0016】

【発明が解決しようとする課題】ところが、図11に示したように、全てのLED表示ユニット1を一連のカス

ケード接続とする場合には、コントローラ2がまず第m段目のn個のLED表示ユニット1の第1行目、即ちLED表示装置の画面上では $(m-1) \times 16 + 1$ 行目の表示データ信号Dataから送り始めなければならず、第1段目までを送り終えると、各LED表示ユニット1の第2行目以降の表示データ信号Dataも同様にして送ることになり、例えばCRT[Cathode-Ray Tube]等での表示用に画面全体の第1行目から順に送られて来る表示データ信号Dataを取り扱う場合には、コントローラ2がフレームメモリを用いて表示データ信号Dataの送出順序を入れ替える必要があるという問題があった。

【0017】しかも、この際、コントローラ2から送出される表示データ信号Data等の信号は、最大で $n \times m$ 個のLED表示ユニット1を伝送されることになる。従って、特に多数のLED表示ユニット1を用いて大画面のLED表示ユニットを構成する場合には、表示データ信号Data等が通過する信号線の距離が長くなるため、この間に混入する雑音の影響が大きくなり、この雑音によって最終段等のLED表示ユニット1で表示される画面に乱れが生じるおそれがあるという問題も生じていた。さらに、各LED表示ユニット1では、シフトクロック信号Clock等がバッファ113～115を通過するたびに波形が変形されて徐々にタイミングがずれるので、特に最終段のLED表示ユニット1等では、このタイミングのずれが累積して同期が外れ、表示データ信号Data等を正常に取り込むことができなくなるおそれがあるという問題も生じていた。

【0018】また、図12に示したように、各段ごとにLED表示ユニット1をカスケード接続する場合には、コントローラ2がLED表示装置の画面上での第1行目の表示データ信号Dataから送出することができ、この表示データ信号Data等が伝送されるLED表示ユニット1も最大でn個に制限されるので上記のような問題は回避することができる。しかしながら、この場合には、コントローラ2が各段ごとに表示データ信号Data等を振り分けてから順に又は同時にこれら各段に出力しなければならず、各段のLED表示ユニット1への表示データ信号Dataの送出制御が面倒なものになるという問題が生じる。しかも、LED表示ユニット1の組み合わせ段数が異なれば、コントローラ2による表示データ信号Data等の振り分け制御が変わるだけでなく、このコントローラ2の接続端子数も変更しなければならないため、任意の段数に用いることができる汎用のコントローラ2を作成することができないという問題も生じていた。

【0019】本発明は、上記事情に鑑み、ドットマトリクス方式のLED表示ユニットを多数桁多数段に組み合わせて大画面のLED表示装置として用いる場合に、これを单一の大画面のLED表示ユニットと同様に取り扱うことができるようとする汎用性の高いデータ分配器を提供することを目的としている。

【0020】

【課題を解決するための手段】上記課題を解決するために、請求項1の発明は、シリアルに送られて来る表示データ信号を順次後続桁のLED表示ユニットに送り出すと共に、この表示データ信号のうちの所定ビット数を自身のドットマトリクス方式の表示部の各行に順次対応付けて表示させるLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、このLED表示装置の各段に設けられ、それぞれの段で複数桁にカスケード接続されたLED表示ユニットに表示データを分配するデータ分配器であって、外部装置又は上位段のデータ分配器から送られて来る表示データ信号を入力する入力手段と、入力手段が入力した表示データ信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、第1出力手段が送出し当該段のLED表示ユニットが受け取った表示データ信号が所定行数分に達したことを検出する送出完了検出手段と、送出完了検出手段が所定行数に達したことを検出すると、第1出力手段による表示データ信号の送出を停止させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを停止させると共に、第2出力手段による表示データ信号の送出を開始させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを開始させる出力切替手段と、外部装置又は上位段のデータ分配器から送られて来るリセット信号に従って、第1出力手段による表示データ信号の送出を開始させ、又は、当該段のLED表示ユニットによるこの表示データ信号の受け取りを開始させると共に、第2出力手段による表示データ信号の送出を停止させ、又は、下位段のデータ分配器若しくは下位段のLED表示ユニットによるこの表示データ信号の受け取りを停止させる出力初期化手段とを備えたことを特徴としている。

【0021】請求項2の発明は、シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、表示データ信号が所定行数分このラッチ回路にラッチされたことを検出すると送信完了信号を出し、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とりセ

ット信号を入力する入力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とりセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とりセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、当該段のLED表示ユニットが出力する送信完了信号を入力する送信完了信号入力手段と、送信完了信号入力手段を介して送信完了信号を受け取ると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴としている。

【0022】請求項3の発明は、シリアルに送られて来る表示データ信号をシフトクロック信号に従って順次シフトレジスタ上でシフトさせてから後続桁のLED表示ユニットに送り出すと共に、ラッチ信号に従ってこのシフトレジスタ上の表示データ信号をパラレルにラッチ回路にラッチさせ、また、このラッチ回路がラッチするたびに、ラッチされた表示データ信号をドットマトリクス方式の表示部の各行に順次対応付けて適宜表示させ、リセット信号に従って次に表示データ信号を対応付ける表示部の行を最初の行に戻すLED表示ユニットを複数桁複数段に配置したドットマトリクス型LED表示装置において、外部装置又は上位段のデータ分配器から送られて来る表示データ信号とシフトクロック信号とラッチ信号とりセット信号を入力する入力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とりセット信号を当該段のLED表示ユニットに送り出す第1出力手段と、入力手段が入力した表示データ信号とシフトクロック信号とラッチ信号とりセット信号を下位段のデータ分配器又は下位段のLED表示ユニットに送り出す第2出力手段と、第1出力手段が送り出したラッチ信号のラッチ回数を計数するラッチ計数手段と、ラッチ計数手段の計数が所定数に達すると、第1出力手段によるラッチ信号の送出を停止させると共に、第2出力手段によるラッチ信号の送出を開始させる出力切替手段と、入力手段が入力したリセット信号に従って、第1出力手段によるラッチ信号の送出を開始させると共に、第2出力手段によるラッチ信号の送出を停止させる出力初期化手段とを備えたことを特徴としている。

【0023】

【作用】ドットマトリクス型LED表示装置は、LED表示ユニットを複数桁複数段に配置すると共に、各段の複数桁のLED表示ユニットをカスケード接続とする。そして、本発明のデータ分配器は、このLED表示装置の各段に設置され、それぞれの第1出力手段に当該段の

LED表示ユニットを接続すると共に、第2出力手段には下位段のデータ分配器の入力手段を順次接続する。この場合、最終段のデータ分配器の第2出力手段には何も接続しないか、又は、最終段のデータ分配器を省略してその1段上のデータ分配器の第2出力手段に最終段のLED表示ユニットを接続して終端させる。

【0024】各データ分配器は、初期状態では、第1出力手段側の表示データ信号の送出又は受け取りが可能になると共に、第2出力手段側の表示データ信号の送出又は受け取りが停止された状態となる。従って、外部装置からシリアルに送られて来る表示データ信号は、まず第1段目のデータ分配器を介して第1段目のLED表示ユニットにのみ入力される。そして、この第1段目のLED表示ユニットに所定行数分の表示データ信号が入力されると、第1段目のデータ分配器の送出完了検出手段がこれを検出する。この送出完了検出手段は、例えば外部装置が1行分の表示データ信号を送る度にラッチ信号等の同期信号を発する場合には、この同期信号を所定数まで計数することにより表示データ信号が所定行数分に達したこと検出することができる。また、外部装置が所定行数分の表示データ信号を送る度に同期信号を発し、又は、LED表示ユニットが所定行数分の表示データ信号を受け取ったことを通知して来るようになっている場合には、この同期信号又は通知信号を検出すればよい。1行分の表示データ信号の同期信号を計数する場合には、LED表示ユニットが何行分の表示データ信号を表示できるのかを送出完了検出手段が知っている必要がある。しかし、いずれにしても、この送出完了検出手段は、LED表示ユニットの1行が何ドットで構成されているのか、またLED表示ユニットが何桁カスケード接続されているのかを知る必要はない。

【0025】表示データ信号が所定行数分に達したことを上記送出完了検出手段が検出すると、出力切替手段が第1出力手段側の表示データ信号の送出又は受け取りを停止させると共に、第2出力手段側の表示データ信号の送出又は受け取りを開始させる。すると、今度は表示データ信号が第1段目と第2段目のデータ分配器を介して第2段目のLED表示ユニットにのみ入力されるようになる。そして、以降同様にして表示データ信号が所定行数分ずつ各段のLED表示ユニットに入力され、最終段のLED表示ユニットへの入力が完了すると、全てのLED表示ユニットへの1画面分の表示データ信号の送出処理が完了する。

【0026】上記のようにして1画面分の送出を完了すると、外部装置は、リセット信号を発する。すると、各段のデータ分配器の出力初期化手段が第1出力手段側の表示データ信号の送出又は受け取りを開始させると共に、第2出力手段側の表示データ信号の送出又は受け取りを停止させるので、全てのデータ分配器は初期状態に戻る。そして、外部装置がこの後も続けて新しい表示

ータ信号を順次送り出せば、上記と同様の動作によって、再び全てのLED表示ユニットへの1画面分の表示データ信号の送出処理を行うことができる。

【0027】この結果、本発明のデータ分配器によれば、外部装置が第1段目のLED表示ユニットで表示する表示データ信号から最終段のLED表示ユニットで表示する表示データ信号までを順にシリアルに送出すると共に、1画面分の表示データ信号の送出が完了したときにリセット信号を発するだけで、これらの表示データ信号を各段のLED表示ユニットにそれぞれ分配することができる。また、各段のデータ分配器は、LED表示ユニットの各行が何ビットで構成されるか、また何桁のLED表示ユニットがカスケード接続されているかによって設定や仕様を変更する必要がなく、しかも、同じ構成のデータ分配器を追加又は除去するだけで段数を変更することができるので、LED表示装置ごとの画面構成の相違に依存することのない汎用性の高いものとすることができます。

【0028】さらに、表示データ信号は、最長の場合であっても全段のデータ分配器と最終段の全桁のLED表示ユニットを伝送されるだけとなるので、第1段第1桁目のLED表示ユニットから最終段最終桁目のLED表示ユニットまでを一連のカスケード接続とした場合に比べ、この表示データ信号の伝送距離を短くすることができる。

【0029】ここで、上記出力切替手段や出力初期化手段は、例えば表示データ信号を受け取るために同期信号が付加されて送られる外部同期信号方式の場合には、少なくとも第1出力手段や第2出力手段でこの同期信号の出力を遮断させれば表示データ信号の送出を停止させることができる。この場合、LED表示ユニットは、同期信号が送られて来ないために表示データ信号を受け取ることができないので、実質的に表示データ信号の送出が停止される。しかし、表示データ信号にこのような同期信号が付加されない自己同期信号方式や非同期通信方式の場合には、この表示データ信号自身の出力を遮断させるようにする。また、例えばLED表示ユニットがイネーブル信号のアクティブな場合にのみ表示データ信号を受け取ることができるような構成になっている場合には、出力切替手段や出力初期化手段がこのイネーブル信号を制御することにより表示データ信号の受け取りを停止させることができる。

【0030】上記LED表示ユニットは、入力された表示データ信号を表示部のいずれかの行に対応させた際に、直ちにこれを表示してもよい。しかし、この場合には、外部装置がリアルタイムで表示データ信号を送り続けなければならず、また、LED表示ユニットの段数を増加するとダイナミック点灯駆動方式におけるデューティ比が小さくなりすぎるおそれもある。そこで、送られて来た表示データ信号を所定行数分メモリに蓄積し、こ

の蓄積した表示データ信号を随時対応する行に表示させるようすれば、外部装置は表示画面を変更する場合にのみ表示データ信号をLED表示ユニットに送ればよく、また、この表示データ信号を送るタイミングにも自由度が増し、さらに、個々のLED表示ユニットごとに独立してダイナミック点灯駆動方式による表示を行うことができるので、段数に依存しない一定のデューティ比を得ることができる。

【0031】請求項2と請求項3の発明は、外部同期信号方式により表示データ信号にシフトクロック信号とラッチ信号を附加して送るようにした場合を示す。シフトクロック信号は、表示データ信号の各ビットの位置を知らせるための同期信号であり、ラッチ信号は、1行分の表示データ信号が送られたことを知らせるための同期信号である。そして、LED表示ユニットは、このラッチ信号を受け取ることによって始めて表示データ信号を取り込むことができるので、出力切替手段や出力初期化手段が第1出力手段や第2出力手段によるラッチ信号の送出を停止させることにより、実質的に表示データ信号の送出を停止させることができる。

【0032】請求項2の発明は、さらに、LED表示ユニットが所定行数分の表示データ信号を受け取ったときに送信完了信号を出力してこれを通知するようになっている場合を示す。この場合、各段のデータ分配器は、当該段の例えばカスケード接続された先頭のLED表示ユニットから送信完了信号を受け取ることにより、表示データ信号が所定行数分に達したことを検出することができる。しかも、各データ分配器は、所定行数が何行であるかを知る必要がないので、行構成の異なるLED表示ユニットに対しても同じものを使用することができ、さらに汎用性の高いものとなる。

【0033】請求項3の発明では、ラッチ計数手段がラッチ信号のラッチ回数を所定数まで計数する。ラッチ信号は、上記のように1行分の表示データ信号に同期して送られて来る同期信号なので、これを計数することにより表示データ信号が所定行数分に達したことを検出することができる。

【0034】

【実施例】以下、図面を参照しながら、本発明の実施例を詳述する。

【0035】図1及び図2は本発明の第1の実施例を示すものであって、図1はCASユニットの構成を示すブロック図、図2はCASユニットとLED表示ユニットとの接続を示すブロック図である。

【0036】本実施例は、図7に示したLED表示ユニット1を複数桁複数段に配置したドットマトリクス型LED表示装置において、各LED表示ユニット1にデータを分配するためのCASユニット3(データ分配器)について説明する。

【0037】このCASユニット3は、図1に示すよう

に、入力端子301と第1出力端子302及び第2出力端子303を備えている。入力端子301には、表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとりセット信号Resetがそれぞれ入力されるようになっている。表示データ信号Dataとシフトクロック信号Clockとりセット信号Resetは、それぞれバッファ304～306を介して二方に分岐され、第1出力端子302と第2出力端子303からそのまま出力されるようになっている。ラッチ信号Latchは、バッファ307を介して二方に分岐され、さらにそれぞれ3状態バッファ308、309を介して第1出力端子302と第2出力端子303から出力されるようになっている。

【0038】上記CASユニット3内には、内部カウンタを有する制御回路310が設けられている。この制御回路310は、上記入力端子301から入力されたラッチ信号Latchとりセット信号Resetを取り込むと共に、上記3状態バッファ308、309の制御端子にそれぞれ制御信号を送ってこれらを制御するようになっている。即ち、制御回路310がリセット信号Resetの立ち上がりを検出した場合には、ラッチ信号Latchを第1出力端子302に送る3状態バッファ308を出力状態にすると共に、このラッチ信号Latchを第2出力端子303に送る3状態バッファ309をハイインピーダンスの開放状態にする。また、この制御回路310がラッチ信号Latchの立ち上がりを検出した場合には、その度に内部カウンタによってこの回数を計数し、この検出回数が16回に達したときに、ラッチ信号Latchを第1出力端子302に送る3状態バッファ308をハイインピーダンスの開放状態にすると共に、このラッチ信号Latchを第2出力端子303に送る3状態バッファ309を出力状態にする。なお、図示を省略しているが、LED表示ユニット1やCASユニット3内の各信号線はプルアップされているので、3状態バッファ308、309がハイインピーダンスの開放状態になると、このような3状態バッファ308、309の出力側ではこのラッチ信号LatchがHレベルに固定され送出が停止されることになる。また、制御回路310の内部カウンタは、16回以降の計数は意味を持たず、リセット信号Resetの立ち上がりが検出された場合に再び計数を最初から行うことが可能になる。

【0039】本実施例では、図2に示すように、 $n \times m$ 個のLED表示ユニット1をn桁m段に配置したドットマトリクス型LED表示装置について説明する。これらのLED表示ユニット1は、図12に示した従来例の場合と同様に、各段ごとにn個ずつがそれぞれカスケード接続されている。

【0040】上記構成のCASユニット3は、各段ごとに1個ずつ合計m個が設置される。そして、コントローラ2から送り出される表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとりセット信号Reset

は、第1段目のCASユニット3の入力端子301に入力される。また、この第1段目のCASユニット3の第2出力端子303から送り出される表示データ信号Data等は、第2段目のCASユニット3の入力端子301に入力され、この第2段目のCASユニット3の第2出力端子303以降も順次同じようにして最終的に第m段目のCASユニット3の入力端子301に入力される。さらに、各段のCASユニット3の第1出力端子302から送り出される表示データ信号Data等は、それぞれカスケード接続された各段の第1桁目のLED表示ユニット1に入力される。なお、最終段となる第m段目のCASユニット3を省略し、第m-1段目のCASユニット3の第2出力端子303から送り出される表示データ信号Data等を第m段目のLED表示ユニット1に入力するようにしてよい。

【0041】上記ドットマトリクス型LED表示装置の動作を説明する。コントローラ2は、最初にリセット信号Resetを一旦立ち上げることによりCASユニット3の初期化を行う。従って、各CASユニット3は、入力端子301から入力されたラッチ信号Latchを第1出力端子302側には出力するが、第2出力端子303側は3状態バッファ309によって出力が停止される。

【0042】この状態でコントローラ2は、まず第1段第n桁目のLED表示ユニット1の第1行目から第1段第1桁目のLED表示ユニット1の第1行目までの表示データ信号Dataをシフトクロック信号Clockを伴って送出する。すると、この表示データ信号Dataは、第1段目のCASユニット3を介して第1段目の各LED表示ユニット1を順送りにされ、図7に示したシフトレジスタ102に順次セットされる。なお、表示データ信号Dataやシフトクロック信号Clockは、第2段目以降のCASユニット3にも送られるので、第2段目以降の各LED表示ユニット1のシフトレジスタ102にも同じ表示データ信号Dataがセットされる。次に、コントローラ2は、第1段第1桁目のLED表示ユニット1の第1行目の表示データ信号Dataを送り終えた時点でラッチ信号Latchを一旦立ち上げる。すると、このラッチ信号Latchは、第1段目の各LED表示ユニット1に送られるので、これらのLED表示ユニット1では、それぞれのシフトレジスタ102にセットされた第1行目の表示データ信号Dataをラッチ回路103にラッチしRAM104に記憶させる。しかし、このラッチ信号Latchは、第2段目以降のCASユニット3には送られないで、第2段目以降の各LED表示ユニット1のシフトレジスタ102にセットされた表示データ信号Dataは放置されたままとなる。

【0043】上記のようにして第1段目の各LED表示ユニット1の第1行目の表示データ信号Dataを送り終えると、コントローラ2は、引き続いて第2行目から第16行目までの表示データ信号Dataを順次同様にして送出

する。そして、この第1段目の各LED表示ユニット1は、これら第2行目以降の表示データ信号Dataを順次RAM104に記憶させ、それぞれのLED表示ユニット1における1画面分の表示データ信号Dataを全て記憶する。

【0044】また、この際、第1段目のCASユニット3では、最後の第16行目の表示データ信号Dataのセットを行うラッチ信号Latchを入力することにより、制御回路310が内部カウンタの計数を完了するので、以降のラッチ信号Latchの出力を第1出力端子302側から第2出力端子303側に切り替える。すると、この後にコントローラ2が送出するラッチ信号Latchは、第1段目と第2段目のCASユニット3を介して第2段目の各LED表示ユニット1にのみ送られるようになり、コントローラ2が引き続いて送出する第1行目から第16行目の表示データ信号Dataは、第2段目の各LED表示ユニット1のRAM104に順次記憶されることになる。そして、以降も同様にして、コントローラ2からの表示データ信号Dataの送出に伴って、ラッチ信号Latchが各段のLED表示ユニット1に1段ずつ順に送られるので、それぞれの表示データ信号Dataが全ての段のLED表示ユニット1に順次分配されてそれぞれのRAM104に記憶される。

【0045】このようにしてドットマトリクス型LED表示装置全体の1画面分の表示データ信号Dataが各LED表示ユニット1に記憶されると、コントローラ2は、リセット信号Resetを一旦立ち上げる。すると、各段のCASユニット3が再び初期状態に戻るので、上記動作を繰り返すことにより次の1画面分の表示データ信号Dataを各LED表示ユニット1のRAM104に記憶させることができるようになる。この際、各LED表示ユニット1では、新しい表示データ信号DataをRAM104上の先の表示データ信号Dataとは別のバンクに記憶させる。

【0046】上記により1画面分の表示データ信号Dataを記憶した各LED表示ユニット1は、自動的に先の1画面分の表示データ信号DataをRAM104から順次読み出し、ダイナミック点灯駆動方式によってLEDパネル101で表示する。また、コントローラ2が送出する図示しない水平同期信号と垂直同期信号を入力することにより、これらの同期信号に同期させてダイナミック点灯駆動方式による表示を行わせることもできる。

【0047】この結果、コントローラ2は、第1段目の第1行から第m段目の第16行までの $16 \times m$ 行の表示データ信号Dataをシフトクロック信号Clockを伴って順に送出し、各行の区切りでラッチ信号Latchを一旦立ち上げると共に、これらの表示データ信号Dataの送出後にリセット信号Resetを一旦立ち上げるだけで、n桁m段の各LED表示ユニット1にそれぞれの表示データ信号Dataを送ることができる。そして、この際、コントローラ

2は、LED表示ユニット1の各段の区切りを意識することなく連続して表示データ信号Dataの送出を行うことができる。また、送出される表示データ信号Dataは、最長でもm段のCASユニット3とn桁のLED表示ユニット1を伝送されるだけなので、 $n \times m$ 個のLED表示ユニット1を全て一連のカスケード接続とした場合に比べて、伝送ユニット数が $m+n$ に大幅に減少する。

【0048】以上説明したように、本実施例のCASユニット3を用いると、複数のLED表示ユニット1を組み合わせてドットマトリクス型LED表示装置を構成する場合に、コントローラ2は、LED表示ユニット1が各段ごとにカスケード接続されているということを考慮することなく、大画面のLED表示ユニットを1ユニットだけ用いた場合と同様に表示データ信号Data等を送出することができる。しかも、LED表示ユニット1の桁数を変更する場合には、コントローラ2が送出する1行分の表示データ信号Dataのデータ数を変更するだけで足り、CASユニット3には変更の必要がなく、LED表示ユニット1の段数を変更する場合にも、この段数に応じて同じ構成のCASユニット3を追加又は除去するだけで、各CASユニット3自体には何らの変更も加える必要がない。さらに、多数のLED表示ユニット1を組み合わせて特に大画面のドットマトリクス型LED表示装置を構成する場合には、表示データ信号Data等が通過するユニット数が少なくて済むので、雑音やタイミングのずれの影響を受けるおそれがなくなる。

【0049】ところで、上記実施例では、 16×16 ドット構成のLED表示ユニット1を使用したが、実際のLED表示ユニット1は、この他に例えば 16×32 ドット構成や 24×24 ドット構成のものが存在する。そして、 16×32 ドット構成のLED表示ユニット1については、16行表示として用いる限り、上記CASユニット3をそのまま利用することができ、 16×16 ドット構成のものと混在させることも可能である。しかし、 24×24 ドット構成のLED表示ユニット1や、 16×32 ドット構成であってもこれを32行表示として用いる場合には、各LED表示ユニット1の行数が異なるために、上記CASユニット3における制御回路310の内部カウンタの計数完了値を24回又は32回に修正する必要がある。ただし、このような修正は、ハードウェア的な変更を伴うものではなく、例えば基板上に設けたディップスイッチ等で容易に行うことができるので、CASユニット3の汎用性が損なわれるようなこともほとんどない。

【0050】図3は本発明の第2の実施例を示すものであって、CASユニットの構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0051】上記第1の実施例では、CASユニット3がラッチ信号Latchの送出のみを制御するので、このラ

ラッチ信号Latchが送られて来ない段の各LED表示ユニット1にも表示データ信号Dataとシフトクロック信号Clockが送られて来て、シフトレジスタ102で無駄にシフト動作が行われることになる。そこで、図3に示すように、表示データ信号Dataとシフトクロック信号Clockの信号線における第1出力端子302と第2出力端子303の直前にも3状態バッファ311～314をそれぞれ挿入して3状態バッファ308, 309と同様に制御回路310で制御するように構成すれば、ラッチ信号Latchと共にこれら表示データ信号Dataとシフトクロック信号Clockの送出も制御することができる。

【0052】図4及び図5は本発明の第3の実施例を示すものであって、図4はCASユニットの構成を示すブロック図、図5はLED表示ユニットの入力部の構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0053】LED表示ユニット1がイネーブル信号Enableを受け付け、このイネーブル信号Enableがアクティブな場合にのみ表示データ信号Data等を受け取るように構成されている場合には、図4に示すように、CASユニット3が表示データ信号Dataとシフトクロック信号Clockとラッチ信号Latchとりセット信号Resetを第1出力端子302と第2出力端子303にそのまま出力させ、イネーブル信号Enableのみを制御するように構成することもできる。この場合、制御回路310は、入力端子301から入力されるイネーブル信号Enableがアクティブになると、第1出力端子302に出力するイネーブル信号Enableのみをアクティブにすると共に、内部カウンタでラッチ信号Latchの立ち上がりを計数する。そして、この計数が完了すると、第1出力端子302のイネーブル信号Enableを非アクティブにし、第2出力端子303に出力するイネーブル信号Enableをアクティブにする。従って、この場合にもCASユニット3は、16行分ずつ表示データ信号Data等を各段のLED表示ユニット1に分配することができる。なお、第1段目のCASユニット3に入力するイネーブル信号Enableは、コントローラ2から送るようにしてよいし、常時アクティブとなるように固定しておいてよい。

【0054】上記LED表示ユニット1の入力部には、図5に示すように、イネーブル信号Enableが一方の入力に送られるANDゲート116, 117が設けられ、シフトクロック信号Clockとラッチ信号LatchがこれらのANDゲート116, 117を介して内部に取り込まれるようになっている。従って、このイネーブル信号EnableをLレベル(非アクティブ)にすれば、LED表示ユニット1にはシフトクロック信号Clockとラッチ信号Latchが取り込まれず、シフトレジスタ102のシフト動作やラッチ回路103のラッチ動作が抑制される。

【0055】図6は本発明の第4の実施例を示すもので

あって、CASユニットの構成を示すブロック図である。なお、図1に示した第1の実施例と同様の構成を有する部材には同じ番号を付記して説明を省略する。

【0056】LED表示ユニット1自身が16行分の表示データ信号Dataを受け取ったことを送信完了信号によって外部に通知することができるよう構成されている場合には、CASユニット3がこの送信完了信号を受け取り、これに基づいてラッチ信号Latchの出力を第1出力端子302から第2出力端子303に切り替えるようにすることができる。この場合、CASユニット3は、図6に示すように、当該段にカスケード接続された先頭のLED表示ユニット1から、送信完了信号を受け取り制御回路310に入力するように構成される。また、制御回路310は、この送信完了信号を受け取った場合に、3状態バッファ308をハイインピーダンスの開放状態にしてラッチ信号Latchの第1出力端子302への送出を停止させると共に、3状態バッファ309を出力状態にして、このラッチ信号Latchの第2出力端子303への送出を開始させるように制御する。

【0057】従って、この制御回路310は、ラッチ信号Latchの計数が不要となり、このラッチ信号Latchを入力したり内部カウンタを設ける必要がなくなる。しかも、接続するLED表示ユニット1の行数を知る必要もなくなるので、16行以外の例えば24行構成(24×24ドット構成)のLED表示ユニット1等を接続した場合にも、設定等を変更することなくそのまま使用することができ、CASユニット3をさらに汎用性の高いものとすることができる。

【0058】ここで、LED表示ユニット1自身は、送られて来た表示データ信号Dataが所定行数に達したことを見知しているので、このような送信完了信号を出力するのは容易である。

【0059】なお、上記第1～第4の実施例では、単色のLEDを無階調で表示するLED表示ユニット1を用いる場合について説明したが、多色表示や階調表示及びこれらを組み合わせた自然色表示を行うLED表示ユニット1についても同様に実施することができる。これらの場合、各発光色の表示データ信号を別個にLED表示ユニット1に送ることにより、それぞれを上記表示データ信号Dataと同様に取り扱うことができる。また、時分割によりシリアルに送る場合には、上記と同様に表示データ信号Dataの信号線は1本で足り、各LED表示ユニット1の内部で分離されることになる。また、階調表示のための階調信号は、1ドットの1発光色についてのデータが複数ビットに増加するだけなので、これも同様に取り扱うことができる。さらに、上記第1～第4の実施例では、発明に関連する必要最小限の信号のみを示したが、適宜他の信号を追加して構成することも可能である。

【0060】また、上記第1～第4の実施例では、入力

された表示データ信号Dataを一旦RAM104に記憶するLED表示ユニット1について説明したが、表示データ信号Dataを1行分入力後直ちに表示するようなLED表示ユニット1についても同様に実施することができる。

【0061】

【発明の効果】以上の中から明らかのように、本発明のデータ分配器を用いれば、LED表示ユニットを複数桁複数段に配置して大画面のドットマトリクス型LED表示装置を構成する場合に、表示データ信号を並び替えたり各段ごとに振り分けたりすることなく、単一の大画面のLED表示ユニットを使用する場合と同様に送ることができるので、表示データ信号の送出制御を容易にすることができる。また、LED表示ユニットの桁数が変更されてもデータ分配器はそのまま変更を加えることなく使用でき、このLED表示ユニットの段数を変更する場合にも、同じ構成のデータ分配器を追加又は除去するだけでよいので、このデータ分配器をどのようなドット構成のLED表示装置にも利用可能な汎用性の高いものとすることができる。しかも、多数のLED表示ユニットを全て一連にカスケード接続した場合に比べ、表示データ信号の伝送距離を短くすることができるので、雑音の影響を受け難くすると共に、高速駆動も可能にすることができる。

【図面の簡単な説明】

【図1】本発明の第1の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図2】本発明の第1の実施例を示すものであって、CASユニットとLED表示ユニットとの接続を示すブロック図である。

【図3】本発明の第2の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図4】本発明の第3の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図5】本発明の第3の実施例を示すものであって、LED表示ユニットの入力部の構成を示すブロック図である。

【図6】本発明の第4の実施例を示すものであって、CASユニットの構成を示すブロック図である。

【図7】LED表示ユニットの構成を示すブロック図である。

【図8】LEDパネルの構成を示すブロック図である。

【図9】LED表示ユニットのカスケード接続を示すブロック図である。

【図10】カスケード接続したLED表示ユニットの動作を示すタイムチャートである。

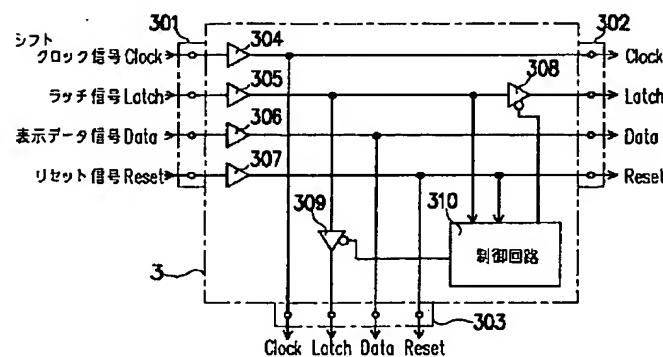
【図11】従来例を示すものであって、多数桁多数段に配置したLED表示ユニットを一連にカスケード接続した場合を示すブロック図である。

【図12】従来例を示すものであって、多数桁多数段に配置したLED表示ユニットを各段ごとにカスケード接続した場合を示すブロック図である。

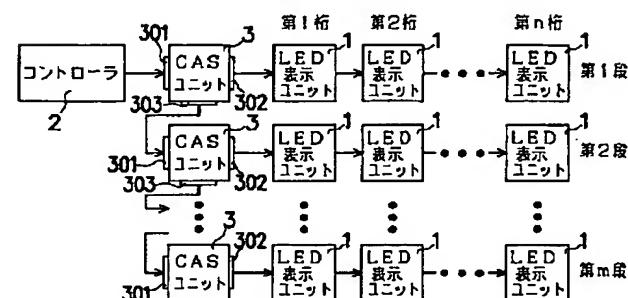
【符号の説明】

1	LEDユニット
101	LEDパネル
102	シフトレジスタ
103	ラッチ回路
3	CASユニット
301	入力端子
302	第1出力端子
303	第2出力端子
308	3状態バッファ
309	3状態バッファ
310	制御回路

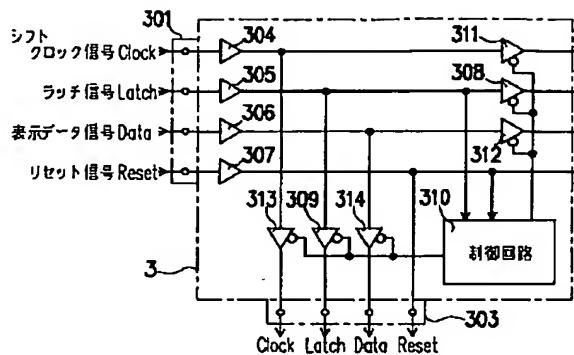
【図1】



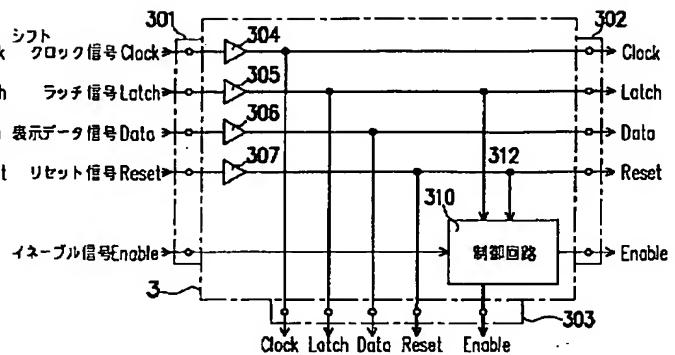
【図2】



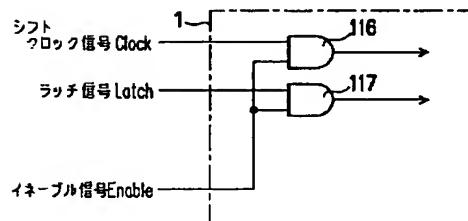
【図3】



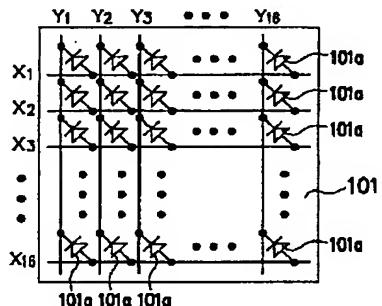
【図4】



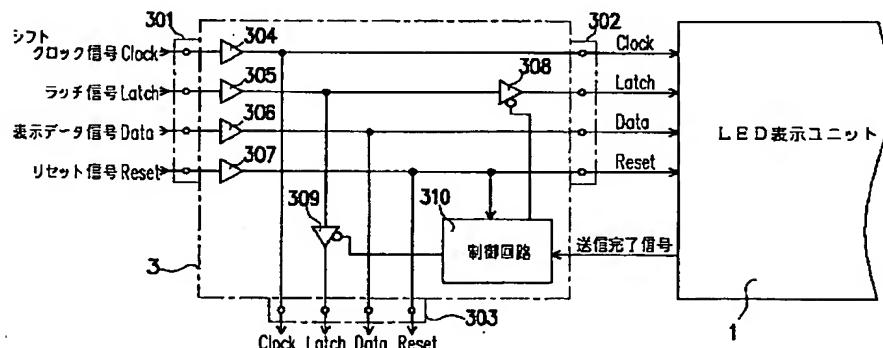
【図5】



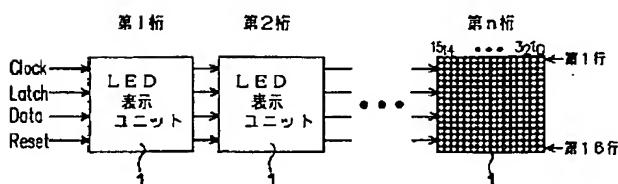
【図8】



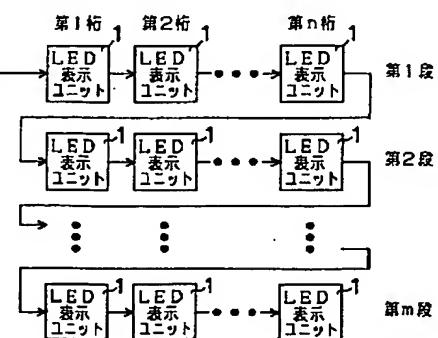
【図6】



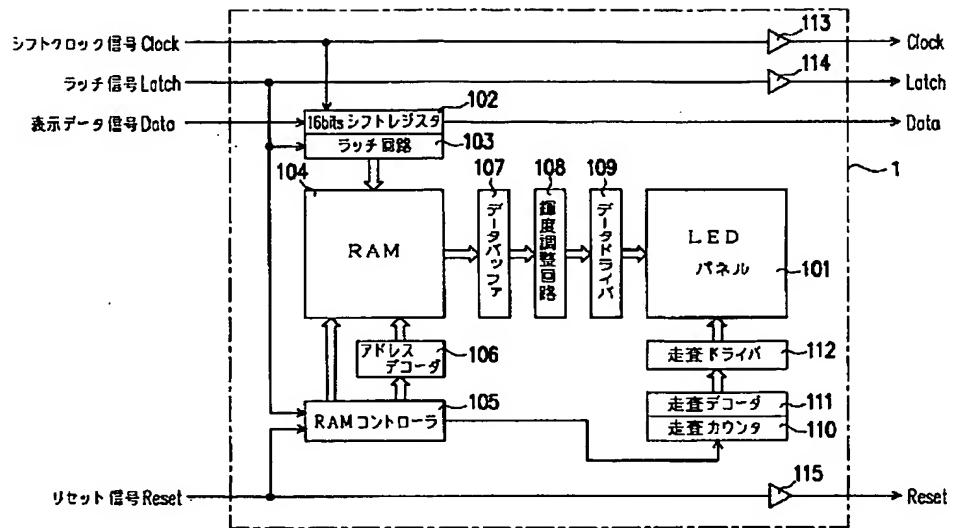
【図9】



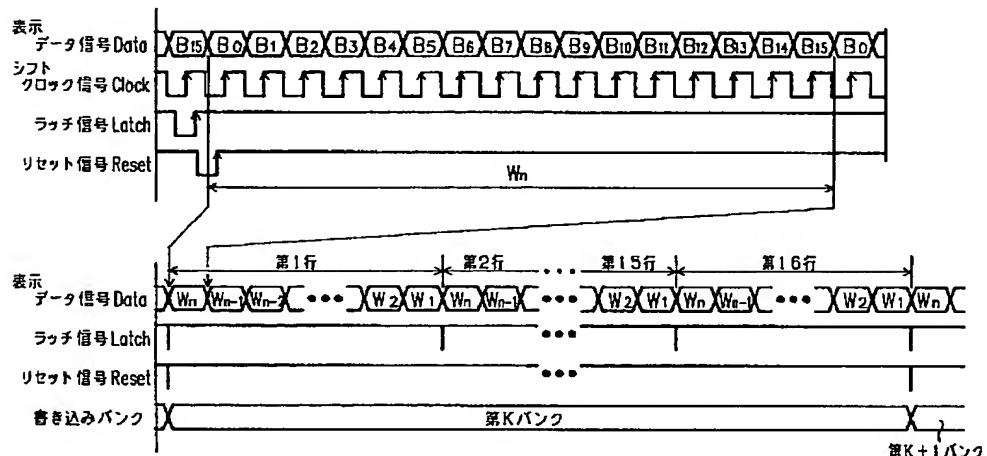
【図11】



【図 7】



【図 10】



【図 12】

